

УДК 621.03

Н.П. БОРОДАВКА¹, Б.В. ОСТРОУМОВ¹, Н.Ф. СИДОРЕНКО¹, В.В. ТАРАСЕНКО¹,
В.С. ХАРЧЕНКО², С.Я. ЯЦЕНКО¹

¹НТ СКБ “ПОЛИСВИТ” філіал ГНПП “Объединение Коммунар”, Украина

²Национальный аэрокосмический университет им. Н.Е. Жуковского “ХАИ”, Украина

РАСПРЕДЕЛЕННАЯ АРХИТЕКТУРА КАК СРЕДСТВО ПОВЫШЕНИЯ НАДЕЖНОСТИ И ЖИВУЧЕСТИ БОРТОВЫХ ИНФОРМАЦИОННО-УПРАВЛЯЮЩИХ СИСТЕМ

Представлены разработанные авторами распределенные архитектуры бортовых информационно-управляющих систем (БИУС). Назначение архитектур - обеспечение отказоустойчивости и живучести летательных аппаратов. Также использование распределённых архитектур позволяет значительно облегчить и ускорить процесс разработки, обработки и модификации систем. Предложена перспективная распределенная архитектура БИУС, элементы которой были использованы в разработке других БИУС (а именно в устройствах управления систем самолета АН-70 - системы отбора воздуха, противообледенительной системы, информационной системы).

Ключевые слова: *Распределенная архитектура, отказоустойчивость, бортовые информационно-управляющие системы*

Введение

БИУС являются системами реального времени и критического применения. Отказы авиационной техники составляют 41% причин аварий и 6% катастроф [1]. Человеческий фактор имеет большее влияние (48% и 84% соответственно), т.к. при отказах авиационной техники правильное решение должно быть принято за очень короткое время (например, порядка нескольких секунд при отказах системы управления двигателем). Поэтому неотъемлемой задачей разработки БИУС, от которых зависит безопасность полета, является максимально возможное придание им свойств надежности и живучести путем использования средств обеспечения отказоустойчивости. На практике обеспечение абсолютной отказоустойчивости затруднено или невозможно по техническим и экономическим причинам, в первую очередь, вследствие ограничений по массо-габаритным показателям и энергопотреблению. Вместе с тем для ряда БИУС допускается деградация функционирования вплоть до прекращения с обеспечением перехода в безопасное состояние. Следовательно, живучесть – не менее важное и ключевое свойство БИУС, чем надежность, т.к. поддерживает приспособленность системы к постепенной деградации, минимизируя объемы потери качества и требуемую вероятность перехода в аварийно опасное (критическое) состояние [2]. Поэтому актуальны и задачи обеспечения живучести БИУС.

Использование распределенной архитектуры для повышения надежности БИУС различного на-

значения находит все более широкое применение в научных и практических разработках [3 – 6]. Такая тенденция поддерживается, с одной стороны, использованием классических методов повышения надежности (резервирование, диверсность) и применением их в новых комбинациях, а с другой – продолжающимся развитием и совершенствованием элементной базы как за счет улучшенных габаритных, ресурсных, надежностьных характеристик, так и новых решений [7-9].

В статье описаны разработанные авторами распределенные архитектуры цифровых устройств управления (УУ) систем самолетов, являющихся разновидностью БИУС. В настоящее время данные УУ эксплуатируются в составе самолетов АНТК им. А.Н. Туполева, ГП “Антонов” и др.

Приведенные архитектуры были разработаны с учетом опыта и эксплуатации авиационных систем управления и научных результатов авторов [10-14]. Кроме того, в статье описана перспективная распределенная архитектура системы управления.

Таким образом, целью данной статьи является анализ и обобщение примененных архитектур и синтез новой архитектуры, обладающей повышенной отказоустойчивостью.

1. Архитектура устройства управления системы кондиционирования воздуха

Система кондиционирования воздуха (СКВ) больших пассажирских и транспортных самолетов выполняет две большие группы задач: поддержание

заданных расхода и температуры воздуха, подаваемого в тепловые зоны самолета (кабина экипажа, грузовые отсеки и пассажирские салоны), и поддержание заданных температур в самих тепловых зонах. Первая группа задач условно названа задачами блока кондиционирования воздуха (задачи БКВ), вторая – задачами зон. Выполнение задач БКВ в полном объеме возможно без выполнения задач зон. Выполнение задач зон без выполнения задач БКВ не имеет смысла. Следует отметить, что СКВ самолета условно делится на симметричные подсистемы левого и правого бортов и проектируется так, что работа БКВ только одного борта обеспечивает должное выполнение задач зон по обоим бортам. СКВ имеет категорию «Существенная» по классификации Авиационного Регистра Межгосударственного Авиационного Комитета [15], т.е. при полном отказе СКВ и соответствующих действиях экипажа возможно избежать катастрофических последствий. Указанные сведения приведены для лучшего понимания критериев, которые учитывались при разработке описываемой далее архитектуры УУ системы кондиционирования воздуха (далее по тексту – УУСКВ).

УУСКВ было разработано для самолета АН-70 и в дальнейшем использовано, с необходимыми изменениями, для самолетов ТУ-334, ТУ-214. На самолет устанавливается два УУ, каждое из которых управляет подсистемой кондиционирования воздуха своего борта. На рис. 1 приведена архитектура одного УУСКВ. Структурно УУСКВ состоит из следующих блоков:

- блок вторичного питания (на рис.1 не показан);
- блок измерений;
- блок ввода/вывода дискретных сигналов;
- блок выполнения задач;
- блок информационного обмена.

Каждый блок, кроме блока питания, включает интеллектуальные элементы, которые и выполняют задачи УУСКВ. Такими элементами являются программируемые логические интегральные схемы (ПЛИС) и процессоры.

Блок измерений предназначен для определения значений параметров воздушных потоков СКВ – давлений, температур, расходов воздуха. В состав блока входят два процессора, один из которых выполняет подготовку данных для задач БКВ, а второй – для задач зон. Функционирование одного процессора не зависит от функционирования другого.

Блок ввода/вывода дискретных сигналов (далее по тексту – блок ввода/вывода) предназначен для приема входных сигналов и выдачи управляющих воздействий на исполнительные механизмы, средств

ва индикации и в другие системы самолета. Прием и выдача сигналов осуществляются непосредственно через ПЛИС. Процессор блока ввода/вывода предназначен, в первую очередь, для контроля работоспособности процессоров блока выполнения задач. В случае отказа какого-либо из них процессор берет на себя управление соответствующими исполнительными механизмами для приведения их в определенные положения, обеспечивающие безопасность дальнейшего полета. Кроме этого, данный процессор выполняет общие координирующие действия – обеспечивает подготовку СКВ к работе, проведение расширенного контроля и др.

Блок выполнения задач содержит два процессора, один из которых выполняет задачи БКВ, а второй – задачи зон. В этом же блоке находятся память общего назначения и ПЛИС, осуществляющая синхронизацию работы процессоров УУСКВ (“арбитр”), о чем подробнее будет сказано дальше. Процессоры этого блока имеют доступ к ПЛИС блока ввода/вывода, через которую выдаются управляющие воздействия на исполнительные механизмы. При этом в ПЛИС осуществляется контроль корректности выдаваемых управляющих воздействий и парирование обнаруженных ошибок и сбоев. Таким образом, ключевые функции УУСКВ – общая синхронизация работы и контроль управления объектом – реализованы именно в ПЛИС как более надежном, по сравнению с процессором, элементе.

Блок информационного обмена (далее по тексту – блок обмена) предназначен для обмена информации УУСКВ одного борта с УУСКВ другого борта и другими системами самолета.

Процессоры блоков ввода/вывода, выполнения задач и обмена обмениваются друг с другом информацией через память общего назначения. При выполнении каждого цикла своей работы каждый процессор записывает в выделенный ему участок памяти свою информацию и считывает информацию других процессоров.

Каждый из процессоров блока выполнения задач также обменивается информацией с соответствующим (“своим”) процессором блока измерений.

Общая синхронизация работы процессоров УУСКВ осуществляется в следующем порядке. ПЛИС блока выполнения задач синхронизирует работу процессоров блоков ввода/вывода, выполнения задач и обмена, поочередно выдавая им в определенные моменты времени управляющие сигналы. Эти сигналы одновременно являются признаком начала нового цикла работы и разрешением работы с памятью общего назначения. Тем самым исключается конфликт одновременного доступа к общему ресурсу – памяти общего назначения.

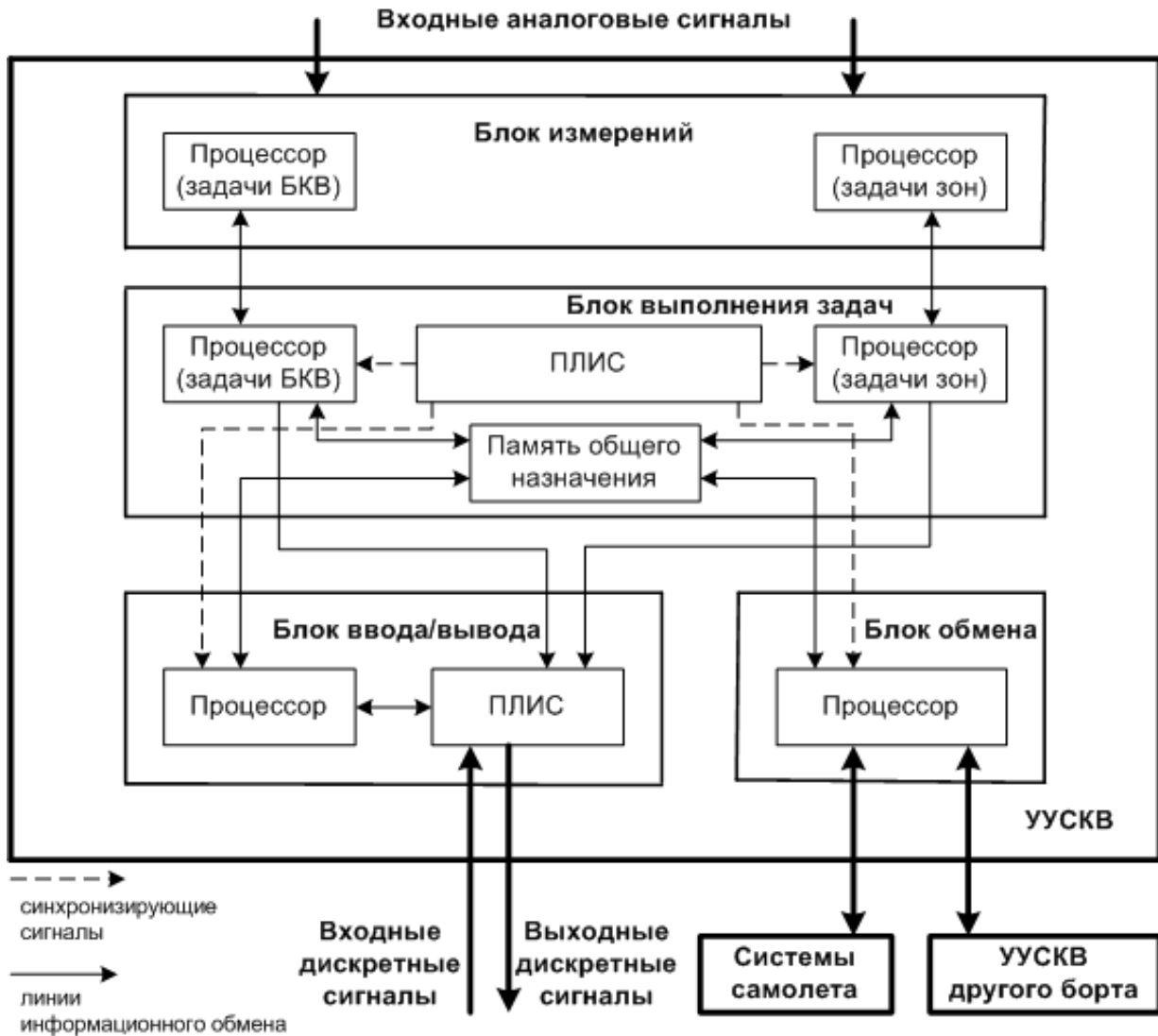


Рис. 1. Распределенная архитектура устройства управления СКВ

В свою очередь, каждый из процессоров блока выполнения задач осуществляет синхронизацию работы “своего” процессора блока измерений. Здесь признаком нового цикла работы является очередной обмен информацией, инициируемый процессором блока выполнения задач.

Применение памяти общего назначения и описанный порядок синхронизации являются, с точки зрения авторов, наиболее интересными и удачными решениями, найденными при разработке этой и подобных архитектур.

Для повышения надежности и устойчивости работы УУ в условиях воздействия помех в УУСКВ реализован ряд аппаратных и программных приемов, направленных на обеспечение корректности синхронизации и информационного обмена (в том числе обнаружение и парирование сбоев) и обнаружение отказов как самого УУ, так и внешних по отношению к нему элементов СКВ. Описание этих приемов выходит за рамки данной статьи.

В случае возникновения отказов в УУСКВ описанная архитектура поддерживает свойство живучести, обеспечивая продолжение работы с ограниченным количеством функций или, в крайнем случае, прекращение ее с переходом в безопасное состояние путем приведения исполнительных механизмов в требуемое положение. Действительно, при отказе одного или нескольких интеллектуальных элементов (ПЛИС или процессора) возможны следующие ситуации:

- остались работоспособными ПЛИС блока ввода/вывода и хотя бы один из процессоров, управляющих одними и теми же исполнительными механизмами (процессор блока выполнения задач и/или процессор блока ввода/вывода);

- невозможно управление исполнительными механизмами со стороны ПЛИС блока ввода/вывода и/или обоих управляющих процессоров.

В первом случае работоспособный процессор определит отказную ситуацию и сформирует тре-

буемые управляющие воздействия на те или иные исполнительные механизмы.

Во втором случае безопасность обеспечивается действиями экипажа, имеющем информацию о состоянии УУСКВ. В этом случае приведение исполнительных механизмов в требуемое положение осуществляется путем срабатывания реле, входящих в состав УУСКВ и непосредственно управляемых сигналами, подаваемыми с пульта управления СКВ в кабине экипажа.

Таким образом, обеспечивается выполнение требований, предъявляемых в техническом задании (ТЗ) к работе УУ в случае возникновения отказов. Придание же УУСКВ свойства отказоустойчивости сверх заявленных требований является нецелесообразным, т.к. влечет за собой увеличение массогабаритных показателей, энергопотребления и стоимости УУ, а также повышает трудоемкость процесса разработки, отработки и модификации.

2. Архитектура устройства управления авиационным двигателем

УУ является основным компонентом электронно-цифровой системы управления авиационным двигателем (или FADEC - от англ. Full Authority Digital Engine Control system) [16, 17]. УУ предназначено для обеспечения оптимальных характеристик работы двигателя на всех режимах работы, защиты двигателя в нештатных ситуациях (погасание камеры сгорания, помпаж) и информирования экипажа о работе двигателя.

УУ, архитектура которого описывается ниже, было создано для форсажного двигателя разработки ГП "Ивченко-Прогресс" АИ-222К-25Ф. На рис. 2 приведена архитектура УУ. Структурно УУ состоит из двух идентичных каналов А и Б, каждый из которых включает следующие блоки:

- блок вторичного питания (на рис. 2 не показан);
- блок входных сигналов;
- блок выполнения задач.

Канал А является основным, канал Б – резервным. Кроме этого, в состав УУ входит нерезервируемый блок контроля параметров.

Как и в УУСКВ, каждый блок, кроме блока питания, включает ПЛИС и процессоры, совместно выполняющие задачи УУ и поддерживающие его отказоустойчивость.

Блок входных сигналов предназначен для определения значений аналоговых параметров работы двигателя и дискретных управляющих сигналов. Информация от блоков входных сигналов к блокам выполнения задач обоих каналов передается по общей шине, к которой подключен актив-

ный в данный момент времени блок входных сигналов.

Блок выполнения задач содержит два процессора, один из которых выполняет собственно задачи управления двигателем, а второй осуществляет информационный обмен с системами самолета, и с другими процессорами УУ. В этом же блоке находится память общего назначения, через которую процессоры блока обмениваются информацией аналогично тому, как это делается в УУСКВ. Процессор выполнения задач имеет приоритет доступа к этой памяти и сообщает процессору информационного обмена о разрешении работы с ней специальными сигналами. Процессор выполнения задач также обменивается информацией с активным процессором блока входных сигналов.

Блок контроля параметров содержит два процессора, выполняющих относительно автономные задачи. Эти задачи имеют информативное назначение и практически не влияют на автоматическое управление двигателем. Именно по этой причине функции этого блока не резервируются, что позволяет улучшить массогабаритные и прочие характеристики УУ без существенного ухудшения качества его функционирования в случае неработоспособности блока.

Отказоустойчивость УУ обеспечивается следующим образом.

1. Активным блоком входных сигналов (канала А или Б) является блок, процессор которого осуществляет информационный обмен с процессорами, выполняющими задачи управления двигателем. Активным блоком выполнения задач (канала А или Б) является блок, выдающий управляющие воздействия на исполнительные механизмы.

2. Блок входных сигналов канала Б является резервным по отношению к такому же блоку канала А. Процессор канала Б работает в постоянном резерве, но для доступа блоков к шине, по которой процессоры обмениваются информацией с процессорами выполнения задач, используется резервирование замещением.

3. Блок выполнения задач канала Б является резервным по отношению к такому же блоку канала А. Здесь процессор, выполняющий задачи управления двигателем, работает в постоянном резерве, но непосредственно для выдачи выработанных им управляющих воздействий на исполнительные механизмы используется резерв замещением. В свою очередь, выходы управляющих воздействий сгруппированы по задачам управления двигателем, и этот резерв организован так, что в случае отказа выхода, входящего в ту или иную группу, замещается только эта группа выходов, т.е. возможна ситуация, когда одновременно часть задач управления двига-

телем выполняется каналом А, а часть – каналом Б, т.е. оба блока являются активными.

4. В обоих каналах процессоры блоков выполнения задач, осуществляющие информационный обмен, работают постоянно и независимо друг от друга. При этом программно реализовано перекрестное резервирование замещением информации,

поступающей в каналы А и Б от систем самолета.

Таким образом, в отказной ситуации возможно использовать только необходимый резерв, а не активизировать резервный канал целиком, как сделано, например, в [17]. Такое решение позволяет сохранить еще незадействованный резерв и тем самым повысить отказоустойчивость УУ в целом.

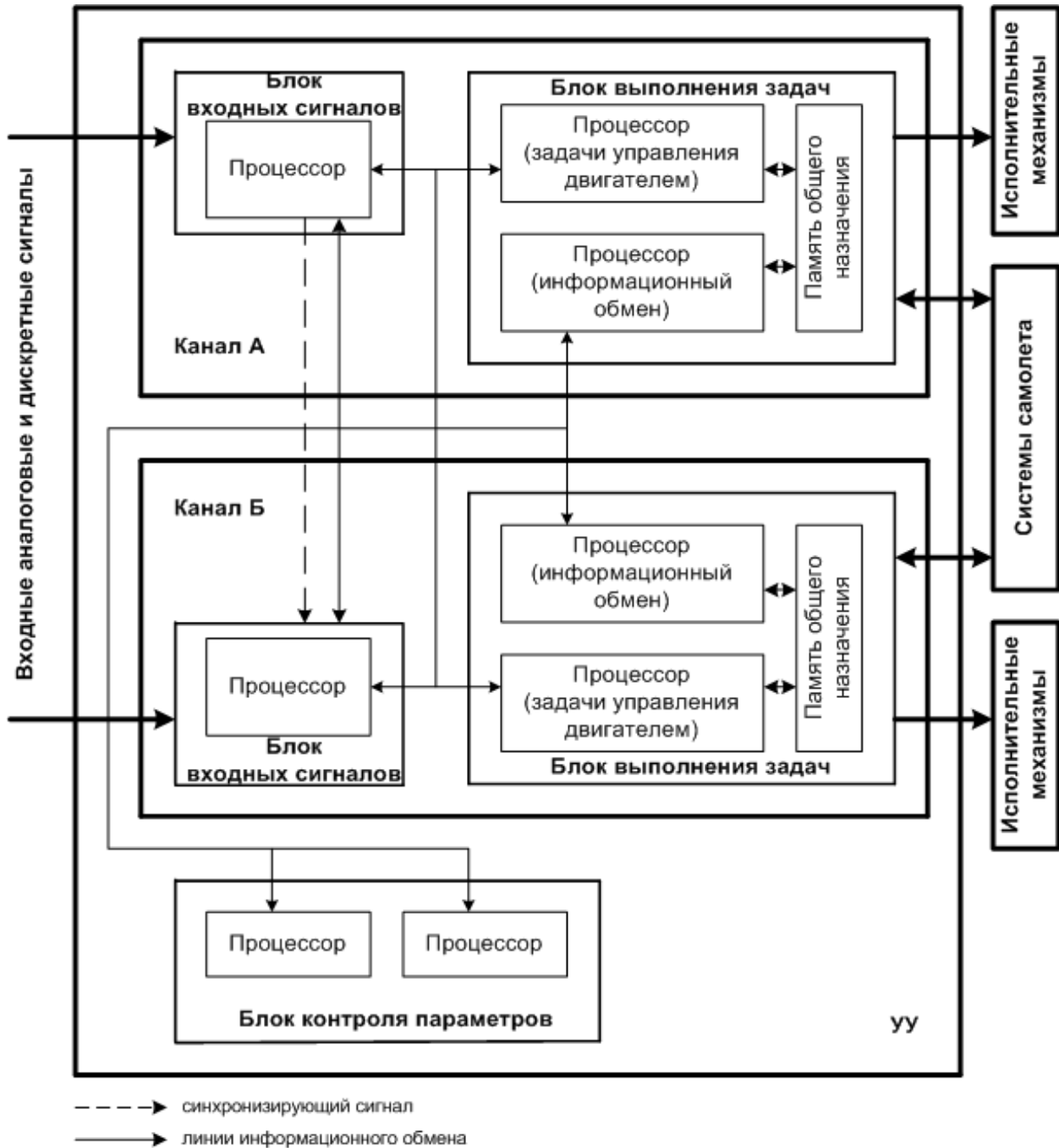


Рис. 2. Распределенная архитектура устройства управления авиационным двигателем

В случае невозможности выполнения какой-либо задачи управления двигателем обоими каналами выполнение этой задачи передается гидромеханической системе, являющейся резервной по отношению к электронно-цифровой системе управления.

Общая синхронизация работы процессоров УУ является прямым следствием организации отказоустойчивости и осуществляется в следующем порядке. В силу выполняемых функций (цифровая обработка входных сигналов и цифровое регулирование параметров работы двигателя) только процессоры блока входных сигналов и выполнения задач управления двигателем требуют четкого выдерживания периодичности работы. Начало нового цикла работы определяет процессор активного блока входных сигналов по своему таймеру. При этом он инициирует передачу информации обоим процессорам выполнения задач, для которых факт совершения такой передачи является признаком начала нового цикла работы. Таким образом, процессоры выполнения задач начинают новый цикл работы в один и тот же момент времени с одними и теми же исходными данными. Если активным блоком входных сигналов является блок канала А, то его процессор также синхронизирует работу процессора резервного блока канала Б, выдавая синхронизирующий сигнал. Остальные процессоры УУ работают с произвольной периодичностью “по ситуации” с обязательным выдерживанием требуемых временных характеристик функционирования УУ.

Как и в УУСКВ, в данном УУ реализованы аппаратные и программные приемы для обнаружения сбоев и отказов и их парирования.

Недостатками приведенной архитектуры являются трудоемкость и избыточность ресурсов, в первую очередь временных, при реализации следующих функций:

- одновременное выполнение задач управления и определение работоспособной конфигурации УУ тем или иным процессором;
- использование информации от резервного процессора блока входных данных (канала Б), когда он еще находится в резерве;
- информационный обмен между процессорами – процессоры последовательно выполняют обмен с разными абонентами, в ряде случаев передавая одну и ту же информацию;
- специальная организация синхронизации между процессорами входных данных и выполнения задач обоих каналов в режиме расширенного контроля, т.к. в этом случае требуется поочередная проверка всех возможных комбинаций активных процессоров и тем самым возврат управления от резервного процессора основному, чего не требуется в штатной работе.

3. Перспективная распределенная архитектура устройства управления

По результатам анализа описанных архитектур и с целью устранения присущих им недостатков авторы предлагают распределенную архитектуру, условно названную ими “архитектура с общим накопителем и арбитром”.

Общий вид такой архитектуры представлен на рис. 3.

Понятие “процессор” используется только для простоты изложения; в конкретных случаях в качестве такого интеллектуального элемента может использоваться ПЛИС. Ключевые положения состоят в следующем.

1. Все задачи, выполняемые УУ, делятся на системные задачи УУ и задачи, соответствующие назначению УУ. Системными задачами являются: регулирование доступа к общему ресурсу, определение работоспособной конфигурации УУ и активизация резерва, проведение расширенного контроля и др.

2. Один из процессоров УУ является арбитром, а остальные – рабочими процессорами.

3. Арбитр выполняет все системные задачи УУ. Каждый из рабочих процессоров занимается только выполнением своих задач по назначению УУ.

4. Обмен информацией между процессорами, в том числе обмен с арбитром, осуществляется не непосредственно, а через память общего назначения (“общий накопитель”). В первую очередь, в таком обмене должны участвовать процессоры, информация от которых требуется нескольким процессорам.

5. Каждый процессор, в том числе и арбитр, имеет прямой доступ к накопителю, регулируемый арбитром (аналогично описанному выше).

Такой подход дает следующие преимущества:

- рабочие процессоры не занимаются несвойственными им системными задачами, что существенно упрощает и структурирует алгоритмы их работы;
- каждый процессор имеет равноправный доступ к информации, поступающей от других процессоров; в случае, например, УУ двигателем это значительно упрощает использование информации сразу от обоих блоков входных сигналов и обмен информацией между процессорами выполнения задач;
- унифицированность синхронизации работы процессоров УУ;
- унифицированность обмена информацией между процессорами УУ;
- унифицированность архитектуры, позволяющая применять ее в УУ различного назначения без существенных изменений и использовать для обеспечения заданных показателей надежности требуемую кратность резервирования.

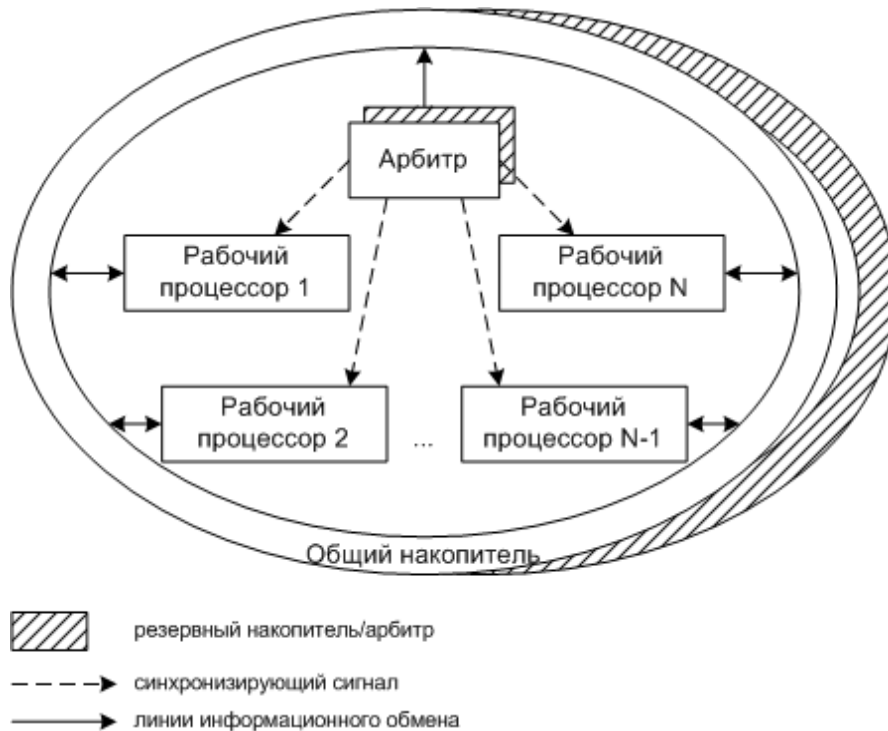


Рис. 3. Распределенная архитектура с общим накопителем и арбитром

С точки зрения надежности УУ при использовании такой архитектуры обязательным является обеспечение ее отказоустойчивости по отношению к отказам общего накопителя и арбитра, как минимум – использование резервных накопителя и арбитра. Понятно, что при ее реализации могут возникнуть противоречия с требованиями к характеристикам УУ - массо-габаритным, стоимостным и др. Решение принимается отдельно в каждом конкретном случае.

Выводы

При разработке описанных распределенных архитектур авторы в первую очередь руководствовались требованиями ТЗ. Особое внимание обращалось на выполнение требований по надежности. Опыт эксплуатации и анализ приведенных архитектур показал, что они удовлетворяют заданным требованиям, а выявленные недостатки могут быть устранены с помощью тех или иных технических решений.

Описанные архитектуры и их элементы были использованы в разработке других БИУС (а именно в устройствах управления систем самолета АН-70 - системы отбора воздуха, противообледенительной системы, информационной системы).

Кроме этого, распределенные архитектуры позволяют значительно облегчить и ускорить про-

цессы разработки, отработки и модификации систем управления за счет:

- привлечения разработчиков, каждый из которых занимается только своей отдельной задачей;
- организации независимых рабочих мест для автономной отработки системы;
- упрощения модификации системы вследствие изменений требований заказчика, смены элементной базы и т.п.

Таким образом, по нашему мнению, на сегодняшний день распределенные архитектуры являются одним из перспективных средств повышения надежности бортовых систем управления, т.к. позволяют создавать значительное количество функциональных комбинаций, обеспечивающих отказоустойчивость, управляемую деградацию и, следовательно, живучесть системы с учетом ее назначения.

Вместе с тем в ряде случаев распределенные архитектуры могут потребовать гораздо больше ресурсов на свое создание и обеспечение надежного функционирования, чем непосредственно выполнение задач системы управления, и тем самым стать существенным источником отказов в системе.

Традиционная реализация распределенных архитектур требует большего количества элементов и связей между ними, что и ведет к снижению надежности. Поэтому наиболее перспективными

являются распределенные архитектуры, выполненные на одном кристалле [10]. Определение приемлемой степени распределенности системы управления является, на взгляд авторов, отдельной интеллектуальной задачей, требующей дальнейших исследований.

Литература

1. Мирзаев, Р.К. Бортовые измерительные комплексы безопасности полетов и их структура. – [Электронный ресурс] / Р.К. Мирзаев. – Режим доступа: http://avia.nau.edu.ua/doc/2011/1/1/1_46.pdf. – 23.02.2012 г.
2. Харченко, В.С. Живучесть и безопасность систем управления летательных комплексов. Ч. 1. Основные понятия и модели. / В.С. Харченко, П.Е. Марков. – Х.: МО Украины, 1995. – 109 с.
3. Challenges in Building Fault-Tolerant Flight Control System for a Civil Aircraft [Электронный ресурс] / M. Sghairi, A. Bonneval, Y. Crouzet, J.-J. Aubert, P. Brot. – Режим доступа: http://www.iaeng.org/IJCS/issues_v35/issue_4/IJCS_35_4_07.pdf. – 23.02.2012 г.
4. Culley, D. Distributed Control Architecture for Gas Turbine Engine [Электронный ресурс] / D. Culley, S. Garg. – Режим доступа: <http://ftp.rta.nato.int/public/FullText/RTO/TR/RTO-TR-AVT-128/RTO-TR-AVT-128-04.pdf>. – 23.02.2012 г.
5. Analysis of Decentralization and Fault-Tolerance Concepts for Distributed Engine Control [Электронный ресурс] / J. DeCastro, L. Tang, C. Vyington, D. Culley. – Режим доступа: <http://www.iondecastro.com/docs/JPC09.pdf>. – 23.02.2012 г.
6. Институт точной механики и вычислительной техники им. С.А. Лебедева РАН. Встраиваемые системы для ответственных применений [Электронный ресурс]. – Режим доступа: http://www.irtmce.ru/img/release/lab_vsop.pdf. – 23.02.2012 г.
7. Гобчанский, О. Проблемы создания бортовых вычислительных комплексов малых космических аппаратов [Электронный ресурс] / О. Гобчанский. – Режим доступа: <http://www.cta.ru/cms/jf/366732.pdf>. – 23.02.2012 г.
8. Юрченко, Ю.Б. Синхронные «алгоритмы в аппаратуре» структуры в управляющих системах бортовых комплексов критического применения: программно-конструкторская необходимость и возможности аппаратурной реализации [Текст] / Ю.Б. Юрченко // *Радиоэлектронні і комп'ютерні системи*. – 2006. – № 7. – С. 56 – 59.
9. Федухин, А.В. ПЛИС-системы как средство повышения отказоустойчивости [Текст] / А.В. Федухин, А.А. Муха, А.А. Муха // *Математичні машини і системи*. – 2010. – № 1. – С. 198 – 204.
10. Тарасенко, В.В. Методы структурно-версионного резервирования и способы реализации отказоустойчивых бортовых цифровых систем управления с программируемой логикой [Текст]: автореф. дис. ... канд. техн. наук: 15.04.03 / В.В. Тарасенко; Харьк. Нац. аэрокосм. ун-т «Харьк. авиац. ин-т». – Харьков, 2003. – 20 с.
11. Бородавка, Н.П. Методы и информационная технология разработки компонентных функциональных структур для обеспечения живучести бортовых информационно-управляющих систем: [Текст]: автореф. дис. ... канд. техн. наук: 07.05.07 / Н.П. Бородавка; Харьк. Нац. аэрокосм. ун-т «Харьк. авиац. ин-т». – Харьков, 2007. – 20 с.
12. Харченко, В.С. Теоретические основы дефектоустойчивых цифровых систем с версионной избыточностью [Текст] / В.С. Харченко. – Х.: МО Украины, 1996. – 503 с.
13. Харченко, В.С. Гарантоспособность и гарантоспособные системы: элементы методологии [Текст] / В.С. Харченко // *Радиоэлектронні і комп'ютерні системи*. – 2006. – № 5. – С. 7 – 19.
14. Сидоренко, Н.Ф. Цифровые устройства бортовых средств обработки информации с различными режимами работы резерва / Н.Ф. Сидоренко, Б.В. Остроумов // *Наука-производству*. – 2002. – № 1. – С. 12 – 14.
15. Квалификационные требования, часть 178А. Требования к программному обеспечению бортовой аппаратуры и систем при сертификации авиационной техники [Текст]. – Жуковский: АЗОТ «ИСПАС», 1997. – 63 с.
16. Propulsion-Avionics Jet Engine Configuration FADEC [Электронный ресурс]. – Режим доступа: http://ro3.twirpx.net/327/327642_CA82F_fadec_jet_engine_configuration.pdf. – 23.02.2012 г.
17. Fault Detection and Annunciation. CFM56-7B [Электронный ресурс]. – Режим доступа: http://ro4.twirpx.net/378/378239_5F2C1_fadec_cfm56_7b_fault_detection_and_annunciation_training_map.pdf. – 23.02.2012 г.

Поступила в редакцию 21.03.2012

Рецензент: д-р техн. наук, проф. М.Ф. Каравай, Институт проблем управления, Москва, Россия.

**РОЗПОДІЛЕНА АРХІТЕКТУРА ЯК ЗАСІБ ПІДВИЩЕННЯ НАДІЙНОСТІ І ЖИВУЧОСТІ
БОРТОВИХ ІНФОРМАЦІЙНО-КЕРУЮЧИХ СИСТЕМ**

*Н.П. Бородавка, Б.В. Остроумов, М.Ф. Сидоренко,
В.В. Тарасенко, В.С. Харченко, С.Я. Яценко*

Представлені розроблені авторами розподілені архітектури бортових інформаційно-керуючих систем (БІКС). Призначення архітектур – забезпечення відмовостійкості та живучості літальних апаратів. Також використання розподілених архітектур дозволяє значно полегшити та прискорити процес розробки, обробки та модифікації систем. Запропоновано перспективна розподілена архітектура БІКС, елементи якої були використані в розробці інших БІКС (а саме в пристроях управління систем літака АН-70 - системи відбору повітря, протиобмерзної системи, інформаційної системи).

Ключові слова: розподілена архітектура, відмовостійкість, бортові інформаційно-керуючі системи.

**DISTRIBUTED ARCHITECTURE AS MEANS TO RELIABILITY GROWTH
OF ONBOARD INFORMATIONAL AND CONTROL SYSTEMS**

*N.P. Borodovka, B.V. Ostroumov, N.F. Sidorenko,
V.V. Tarasenko, V.S. Kharchenko, S.Y. Yacenko*

The developed by the authors distributed architectures of onboard information control systems (OICS) are presented. The purpose of architectures is to ensure high availability and survivability of aircraft. Also, the use of distributed architectures can greatly facilitate and accelerate the development, processing and modification systems. A promising distributed OICS architecture is proposed, elements of which were used in the development of other OICS (namely, control devices of the aircraft AN-70 - bleed air system, anti-icing system, information system).

Keywords: distributed architecture, fault tolerance, on-board information management systems.

Бородавка Наталія Павлівна – канд. техн. наук, ведучий програміст НТСКБ Полісвіт, Харків, Україна, e-mail: skbpolisvit@khai.edu.

Остроумов Борис Володимирович – заслужений машинобудівельник України, кандидат техн. наук, начальник отдела НТСКБ Полісвіт, Харків, Україна, e-mail: skbpolisvit@khai.edu.

Сидоренко Николай Федорович – заслужений изобретатель України, кандидат техн. наук, доцент, зам. головного конструктора ГНПП «Об'єднання Коммунар», головний інженер НТСКБ Полісвіт, Харків, Україна, e-mail: skbpolisvit@khai.edu.

Тарасенко Віталій Володимирович – канд. техн. наук, начальник лабораторії НТСКБ Полісвіт, Харків, Україна, e-mail: skbpolisvit@khai.edu.

Харченко Вячеслав Сергеевич – заслужений изобретатель України, д-р техн. наук, професор, зав. кафедри комп'ютерних систем і мереж Національного аерокосмічного університету ім. Н.Е. Жуковського «ХАІ», Харків, Україна, e-mail: v.kharchenko@khai.edu.

Яценко Станіслав Яковлевич – заслужений машинобудівельник України, головний конструктор ГНПП «Об'єднання Коммунар», начальник НТСКБ Полісвіт, Харків, Україна, e-mail: skbpolisvit@khai.edu.