

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

Національний аерокосмічний університет ім. М. Є. Жуковського
«Харківський авіаційний інститут»

Г. О. Черепашук, О. П. Потильчак

**ЗАСТОСУВАННЯ МІКРОКОНВЕРТОРІВ У ЗАСОБАХ
ВИМІРЮВАЛЬНОЇ ТЕХНІКИ**

Навчальний посібник

Харків «ХАІ» 2021

УДК 621.317:004.942:006.91(075.8)

Ч46

Рецензенти: д-р техн. наук, проф. І. П. Захаров,
канд. фіз.-мат. наук, доц. А. М. Цимбал

Черепашук, Г. О.

Ч46 Застосування мікроконверторів у засобах вимірювальної техніки
[Текст] : навч. посіб. / Г. О. Черепашук, О. П. Потильчак. – Харків : Нац.
аерокосм. ун-т ім. М. Є. Жуковського «Харків. авіац. ін-т», 2021. – 68 с.

ISBN 978-966-662-868-1

Розглянуто особливості використання мікроконверторів у засобах вимірювальної техніки. Наведено детальний опис основних функцій мікроконверторів, а також приклади їх використання в реальних вимірювальних пристроях.

Для студентів спеціальностей 152 «Метрологія та інформаційно-вимірювальна техніка» і 153 «Мікро- та наносистемна техніка».

Іл. 22. Табл. 13. Бібліогр.: 6 назв

УДК 621.317:004.942:006.91(075.8)

© Черепашук Г. О., Потильчак О. П., 2021

© Національний аерокосмічний
університет ім. М. Є. Жуковського
«Харківський авіаційний інститут», 2021

ISBN 978-966-662-868-1

ВСТУП

Мікроконвертори є окремим класом мікроконтролерів, а саме спеціалізованих аналогових мікроконтролерів, в які інтегровано стандартні процесорні ядра, флеш-пам'ять, високорозрядні аналого-цифрові перетворювачі (АЦП) і цифро-аналогові перетворювачі (ЦАП), модулі генерації широтно-імпульсної модуляції (ШІМ), сторожовий таймер та багато інших периферійних блоків. Об'єднання в одній мікросхемі аналогових і цифрових програмованих пристроїв спрощує проектування електронних систем, особливо тих, які потребують виконання прецизійних аналого-цифрових перетворень.

Метою цього посібника є надання здобувачам вищої освіти основних знань стосовно мікроконверторів, що дозволить їм використовувати ці пристрої у курсових та дипломних проектах, а також у подальшій професійній діяльності.

1 ОСНОВНІ ВІДОМОСТІ ПРО МІКРОКОНВЕРТОРИ

У наш час світовою промисловістю випускається значний перелік вбудованих мікроконтролерів (за вітчизняною класифікацією – однокристальних електронно-обчислювальних машин (ЕОМ)). Більшість мікроконтролерів загального застосування, крім цифрового ядра, містять вбудовані модулі АЦП, тобто можуть обробляти як цифрові, так і аналогові сигнали. Однак, як правило, ефективна роздільна здатність цих модулів не перевищує 8 ... 12 біт.

Разом з тим на ринку серед усього розмаїття мікроконтролерів існують так звані мікроконвертори. Під мікроконвертором розуміють високоточний прецизійний АЦП розрядністю 16 ... 24 біти і процесорне ядро з периферією, розміщені на одному кристалі. При цьому необхідно зазначити, що головною компонентою мікроконвертора є АЦП, а не ядро, що й відрізняє його від «звичайних» мікроконтролерів, які мають вбудований модуль АЦП на кристалі як частину аналогової периферії ядра.

Вищесказане означає, що виробниками мікроконверторів високоточні аналогові вимірювання розглядаються як пріоритетна функція пристрою і відповідно вживаються всі можливі заходи для максимального поліпшення характеристик вбудованого модуля АЦП. До таких заходів можна, наприклад, віднести розміщення на кристалі системи фазового автопідстроювання частоти (ФАПЧ), що дає можливість використовувати низькочастотний генератор замість вбудованого високочастотного тактового генератора ядра. Такий підхід дозволяє знизити рівень системних цифрових шумів від ланцюгів синхронізації, що в свою чергу покращує ефективну роздільну здатність модулів АЦП. Таку саму мету має продумана схемна й топологічна побудова всього пристрою, в якому аналогова та цифрова частини максимально розділені за ланцюгами синхронізації, живлення і загального проводу, а виводи на корпусі мікросхеми згруповані в аналогову й цифрову частини.

Убудований модуль АЦП у мікроконверторі доповнюється цілим рядом допоміжних периферійних вузлів (вхідні аналогові буфери і мультиплексори, програмовані інструментальні підсилювачі, високо-стабільні ДОН, цифрові фільтри, ланцюги контролю цілісності зовнішніх датчиків і т.п.), що поліпшують його характеристики й розширюють можливості. Крім допоміжної аналогової периферії, модуль АЦП забезпечується набором вбудованих калібрувальних процедур, реалізованих програмно. Їх використання в керуючій програмі дозволяє значною мірою компенсувати вплив на характеристики перетворення зовнішніх умов. Крім цього, мікроконвертори облаштовуються вбудованими температурними датчиками, використання яких у призначених для користувача додатках дозволяє послабити вплив на характеристики перетворення температури навколишнього середовища. Слід зауважити, що характеристики АЦП

мікроконверторів принаймні є не гіршими за характеристики прецизійних АЦП, виконаних у вигляді окремих мікросхем, тому вигоди від їх застосування видаються вельми явними. Вартість мікроконвертора порівнюється з вартістю звичайного мікроконтролера, в той час як функціонально він повністю замінює два окремих пристрої: мікроконтролер і АЦП. Застосування мікроконвертора замість пари «мікроконтролер + АЦП» є вигідним і з точки зору мінімізації споживаної потужності.

Процесорне ядро, що входить до складу мікроконвертора, відіграє допоміжну роль. Основні його функції зводяться до виконання програми користувача, що здійснює керування й конфігурацію вбудованого АЦП, оброблення й накопичення результатів перетворень, їх видавання на зовнішні пристрої через вбудовані порти введення/виведення, а також організацію призначеного для користувача інтерфейсу, якщо в ньому є необхідність. Як правило, ядро має порівняно невисоку продуктивність, оскільки вбудовані прецизійні модулі АЦП самі по собі є досить «повільними» і не вимагають великої швидкості обробки результатів своїх перетворень.

Також слід зауважити, що периферія ядра, пов'язана з уведенням/виведенням (вбудовані інтерфейси I2C, SPI, USART і т.п.), у мікроконверторах представлена достатньою мірою. Технологією випуску високоточних прецизійних АЦП на сьогоднішній день володіє дуже обмежена кількість фірм-виробників.

Найбільш відомими серед компаній-виробників мікроконверторів є такі: Texas Instruments, Analog Devices, Maxim Integrated та ON semi, проте визнаним лідером у цій сфері вважається компанія Analog Devices, тому в посібнику буде розглянуто мікроконвертори її виробництва.

2 МІКРОКОНВЕРТОРИ КОМПАНІЇ ANALOG DEVICES

Сьогодні мікроконвертори фірми Analog Devices представлені двома основними сімействами: мікроконвертори ADuC8xx з 8-розрядним ядром 8052 і мікроконвертори ADuC70xx з більш високопродуктивним 16/32-розрядним ядром ARM7TDMI. Обидва сімейства мають у своєму складі лінійки перетворювачів, оснащених або 12-розрядним АЦП послідовного наближення, або більш прецизійним, але й більш повільним АЦП типу сигма-дельта. Далі будуть розглядатись деякі з представників цих сімейств.

2.1 Мікроконвертор ADuC824

2.1.1 Загальні відомості

Мікроконвертор ADuC824 вважається першим промисловим мікроконвертором з 24-розрядним прецизійним сигма-дельта АЦП, ядром

8052 та flash-пам'яттю, який є функціонально закінченим контролером інтелектуального датчика, до складу якого входять:

- два апаратних модулі типу сигма-дельта АЦП з високою роздільною здатністю (24-розрядний і 16-розрядний);
- 8-розрядний мікропроцесорний пристрій керування та вбудована Flash-пам'ять програм і даних.

Крім двох незалежних модулів АЦП, до складу пристрою входять датчик температури і прецизійний програмований підсилювач, що дозволяє мікроконвертору виконувати прямі вимірювання малих рівнів напруги.

АЦП із вбудованим цифровим фільтром призначені для вимірювання низькочастотних сигналів у широкому динамічному діапазоні. Частота видавання результатів вимірювань з виходів АЦП програмується. Спрощену структурну схему мікроконвертора ADuC824 зображено на рисунку 2.1.

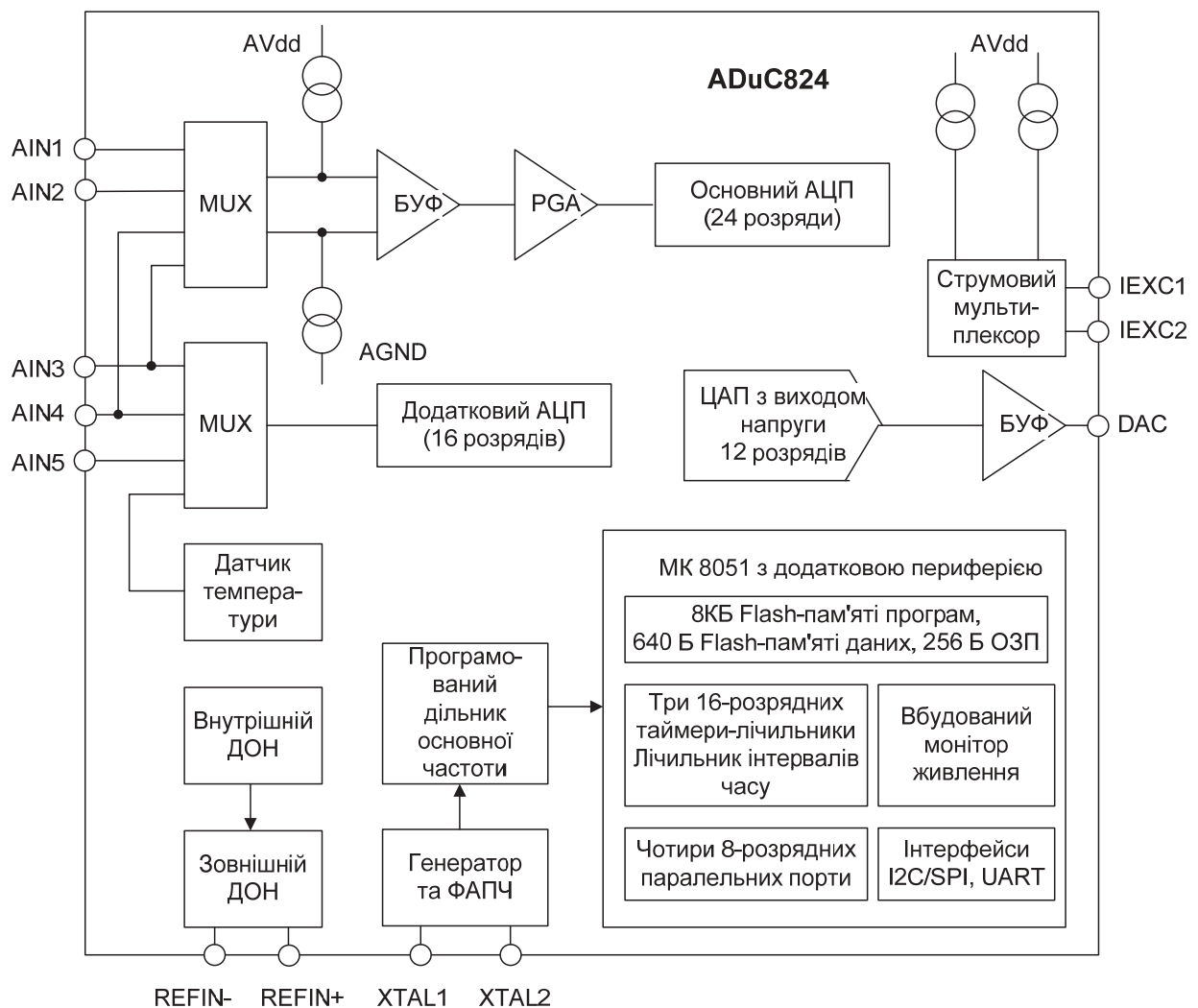


Рисунок 2.1 – Структурна схема мікроконвертора ADuC824

Мікроконвертор ADuC824 спроектований для роботи з зовнішнім кварцовим резонатором на частоту 32 768 Гц, з якої вбудована система ФАПЧ виробляє внутрішню робочу частоту 12,582912 МГц, що надходить на програмований дільник, з виходу якого знімається робоча тактова частота обчислювального ядра мікропроцесорного пристрою. Така схема організації тактування дозволяє послабити шкідливий вплив паразитних високочастотних струмів, що проходять по загальній шині та шині живлення пристрою, на точність аналого-цифрових перетворень. Процесорне ядро являє собою мікроконтролер із системою команд, сумісною з набором інструкцій сімейства 8051. Машинний цикл ядра складається з дванадцяти циклів обраної робочої тактової частоти. Блок-схему мікроконвертора ADuC824 зображено на рисунку 2.2.

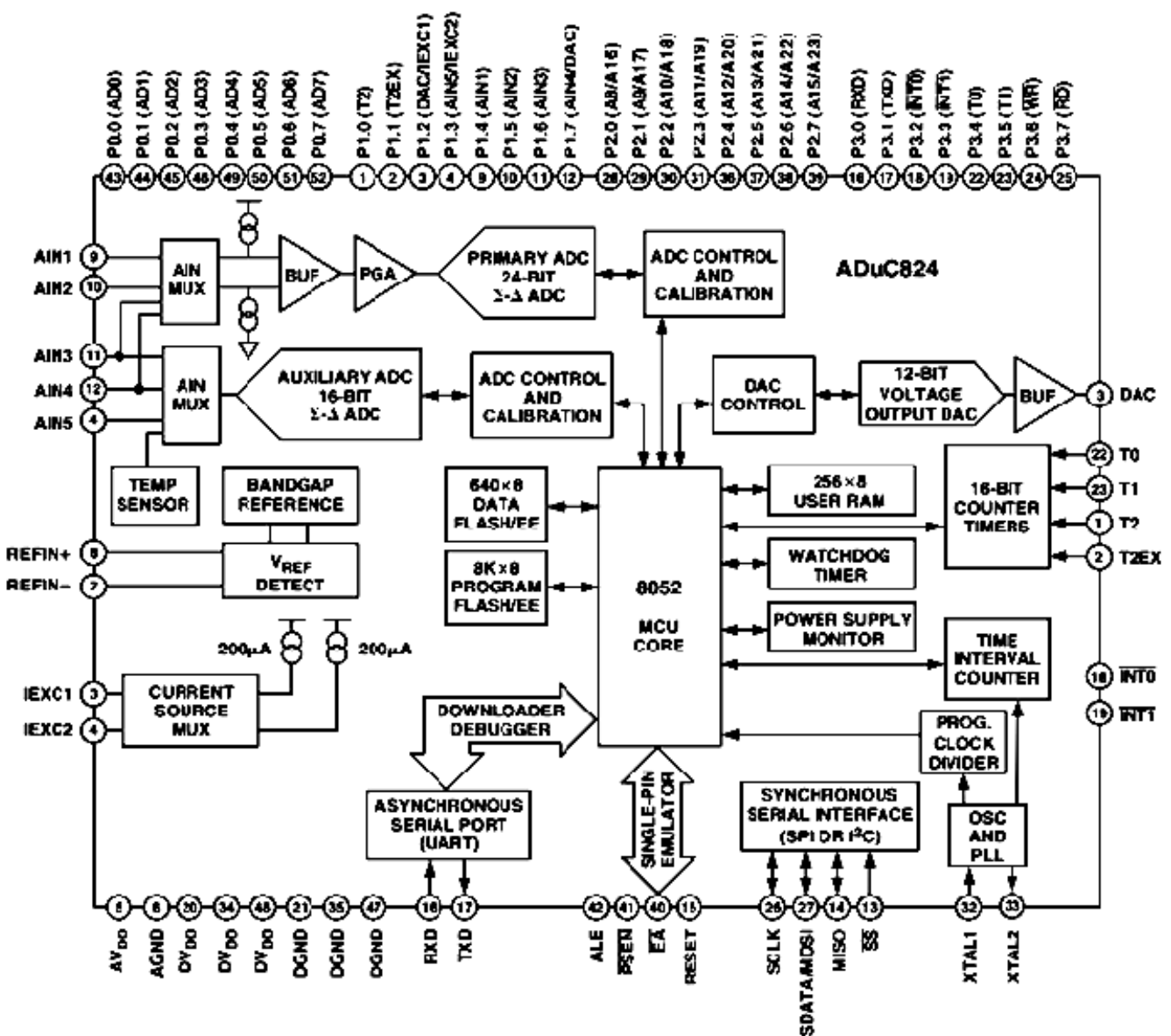


Рисунок 2.2 – Блок-схема мікроконвертора ADuC824

Мікроконвертор ADuC824 має 8 кбайт Flash-пам'яті програм, 640 байт Flash-пам'яті даних і 256 байт оперативної пам'яті даних з довільним доступом. До складу ADuC824 також входять 12-розрядний ЦАП з виходом напруги, два джерела струму і монітор джерела живлення. До складу вбудованої цифрової периферії ADuC824 входять сторожовий таймер, лічильник часових інтервалів (реального часу), три таймери-лічильники (ТЛ) і модулі послідовних портів: UART і I2C / SPI.

Мікроконвертор ADuC824 підтримує режими послідовного завантаження й налагодження через інтерфейс UART, а також режим емуляції через одну лінію (вивід EA/). Пристрій живиться від однополярного джерела з напругою +3 ... +5 В. Якщо напруга джерела становить +3 В, то споживана мікроконвертором потужність становить менше 10 мВт. Конструктивно мікроконвертор ADuC824 випускається в 52-контактному корпусі MQFP.

Специфікацію характеристик мікроконвертора ADuC824 та призначення його виводів наведено в таблицях 2.1 і 2.2 відповідно.

Таблиця 2.1 – Основні технічні характеристики ADuC824

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Параметри АЦП			
Швидкість перетворення	5,4 (min) 105 (max)	По обох каналах програмується з кроком 0,732 с	[Гц] [Гц]
Модуль основного АЦП			
Перетворення без пропуску кодів	24 (min)	Частота перетворення – 20 Гц	[розряди]
Роздільна здатність	13	Частота перетворення – 20 Гц, діапазон (± 20 мВ)	[розряди]
	18	Частота перетворення – 20 Гц, діапазон ($\pm 2,56$ В)	[розряди]
Інтегральна нелінійність	± 15 (max)		[ppm від повної шкали]
Похибка зсуву	± 3 (тип)		[мкВ]
Дрейф зсуву	± 10 (тип)		[нВ/°С]
Похибка повної шкали	± 10 (тип)		[мкВ]
Дрейф підсилення	$\pm 0,5$ (тип)		[ppm/°С]
Узгодження діапазонів АЦП	± 2 (тип)	A _{IN} = 18 мВ	[мкВ]
Послаблення впливу напруги живлення (PSR)	113 (min)	A _{IN} = 7,8 мВ, діапазон (± 20 мВ)	[дБ]
	80 (min)	A _{IN} = 1 В, діапазон ($\pm 2,56$ В)	[дБ]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Послаблення синфазного сигналу: - на AIN - на AIN - на REFIN	95 (min) 113 (min) 125 (min)	DC, AIN = 7,8 мВ, діапазон (± 20 мВ) DC, AIN = 1 В, діапазон ($\pm 2,56$ В) DC, AIN = 1 В, діапазон ($\pm 2,56$ В)	[дБ] [дБ] [дБ]
Послаблення синфазного сигналу на частоті 50/60 Гц: - на AIN - на AIN - на REFIN	95 (min) 90 (min) 90 (min)	Частота перетворення – 20 Гц 50/60 Гц ± 1 Гц, AIN = 7,8 мВ, діапазон (± 20 мВ) 50/60 Гц – ± 1 Гц, AIN = 1 В, діапазон ($\pm 2,56$ В) 50/60 Гц ± 1 Гц, AIN = 1 В, діапазон ($\pm 2,56$ В)	[дБ] [дБ] [дБ]
Модуль додаткового АЦП			
Перетворення без пропуску кодів	16 (min)		[розряди]
Роздільна здатність	16 (тип)	Діапазон ($\pm 2,5$ В), частота перетворення – 20 Гц	[розряди]
Інтегральна нелінійність	± 15 (max)		[ppm від повної шкали]
Похибка зсуву	2 (тип)		[МЗР]
Дрейф зсуву	1 (тип)		[мкВ/°С]
Похибка повної шкали	2,5 (тип)		[МЗР]
Дрейф підсилення	$\pm 0,5$ (тип)		[ppm/°С]
Параметри ЦАП			
За постійним струмом:			
Роздільна здатність	12		[розряди]
Відносна похибка	± 3 (тип)		[МЗР]
Диференційна нелінійність	1 (max)	Гарантується монотонність – 12 розрядів	[МЗР]
Похибка зсуву	± 50 (max)		[мВ]
Похибка підсилення	± 1 (max) ± 1 (тип)	Діапазон – AVdd = 5 В Діапазон V _{REF}	[%] [%]
За змінним струмом:			
Час установлення вихідної напруги	15 (тип)	Час установлення до 1 МЗР від кінцевої величини	[мкс]
Імпульсна енергія, передана з цифрової частини до аналогової частини	10 (тип)	Зміна на 1 МЗР з переносом у старший ряд	[нВхс]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Внутрішнє джерело опорної напруги (ДОН)			
ДОН АЦП			
Опорна напруга	1,25 ± 1 % (min/max)	Початковий допуск за температури +25°C, Vdd = 5 В	[В]
Послаблення впливу напруги живлення	45 (тип)		[дБ]
Температурний коефіцієнт	±100 (тип)		[ppm/°C]
ДОН ЦАП			
Опорна напруга	2,5 ± 1 % (min/max)	Початковий допуск за температури +25°C, Vdd = 5 В	[В]
Послаблення впливу напруги живлення	50 (тип)		[дБ]
Температурний коефіцієнт	±100 (тип)		[ppm/°C]
Аналогові входи/входи ДОН			
Основний АЦП			
Діапазон вхідних диференційних напруг Біполярний режим (ADC0CON3=0)		Зовнішнє опорне джерело – 2,5 В RN2, RN1, RN0 у ADC0CON встановлені як:	
	±20	000 (однополярний режим – 0 – 20 мВ)	[мВ]
	±40	001 (однополярний режим – 0 – 40 мВ)	[мВ]
	±80	010 (однополярний режим – 0 – 80 мВ)	[мВ]
	±160	011 (однополярний режим – 0 – 160 мВ)	[мВ]
	±320	100 (однополярний режим – 0 – 320 мВ)	[мВ]
	±640	101 (однополярний режим – 0 – 640 мВ)	[мВ]
	±1,28	110 (однополярний режим – 0 – 1,28 В)	[В]
	±2,56	111 (однополярний режим – 0 – 2,56 В)	[В]
Струм аналогового входу	±1 (max)		[нА]
Дрейф вихідного струму	±5 (тип)		[пА/°C]
Додатковий АЦП			
Діапазон вхідних сигналів	0 ... V _{REF}		

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Середній струм аналогового входу	125 (тип)	Вхідний струм небуферизованого входу додаткового АЦП буде змінюватись зі зміною вхідної напруги	[нА/В]
Дрейф середнього вхідного струму	±2 (тип)		[пА/В/°С]
Абсолютні межі вхідної напруги	AGND – 30 мВ (min) Vdd + 30 мВ (max)		[В] [В]
Входи зовнішнього ДОН			
Діапазон від REFIN (+) до REFIN (-)	1 (min) AVdd (max)		[В] [В]
Середній струм аналогового входу	1 (тип)	Обидва модулі АЦП активні	[мкА/В]
Дрейф середнього вхідного струму	±0,1 (тип)		[нА/В/°С]
Напруга ввімкнення внутрішнього ДОН	0,3 (min) 0,65 (max)	біт NOXREF буде активним, якщо $V_{REF} < 0,3$ В	[В]
		біт NOXREF буде пасивним, якщо $V_{REF} > 0,65$ В	[В]
Системне калібрування АЦП			
Межа калібрування повної шкали	+1,05·FS (max)		[В]
Межа калібрування нуля	-1,05·FS (min)		[В]
Вхідний діапазон	0,8·FS (min) 2,1·FS (max)		[В]
			[В]
Аналогові виходи ЦАП			
Діапазон за напругою	0 ... V_{REF} (тип)	DACRN = 0 в регістрі DACCON	[В]
	0 ... AVdd (тип)	DACRN = 1 в регістрі DACCON	[В]
Величина резистивного навантаження	10 (тип)	Між виходом ЦАП і AGND	[кОм]
Величина ємнісного навантаження	100 (тип)	Між виходом ЦАП і AGND	[пФ]
Вихідний імпеданс	0,5		[Ом]
Вхідний струм	50 (тип)		[мкА]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Датчик температури			
Абсолютна похибка	±2 (тип)		[°C]
Температурний опір	90		[°C/Вт]
Джерело контролю цілісності перетворювача			
Струм AIN+	-100 (тип)	AIN+ (вибраний позитивний вхід модуля основного АЦП)	[нА]
Струм AIN-	+100 (тип)	AIN- (вибраний негативний вхід модуля додаткового АЦП)	[нА]
Початковий допуск за +25 °C	±10 (тип)		[%]
Дрейф	0,03 (тип)		[%/°C]
Джерело струму збудження			
Вихідний струм	-200 (тип)	Від кожного із джерел	[мкА]
Початковий допуск за +25 °C	±10 (тип)		[%]
Дрейф	200 (тип)		[ppm/°C]
Початкове узгодження струмів за +25 °C	±1 (тип)		[%]
Взаємний дрейф	20 (тип)		[ppm/°C]
Нестабільність за напругою (AVdd)	1 (тип)	AVdd = 5 В + 5%	[мкА/В]
Нестабільність за навантаженням	0,1 (тип)		[мкА/В]
Допустима вхідна напруга	AVdd – 0,6 В (max) AGND (min)		[В]
			[В]
Логічні входи			
Усі, крім SCLOCK, RESET і XTAL			
VINL, низький рівень напруги	0,8 (max)	DVdd = 5 В	[В]
	0,4 (max)	DVdd = 3 В	[В]
VINH, високий рівень напруги	2,0 (min)		[В]
Тільки SCLOCK і RESET (із тригером Шмітта на вході)			
VT+	1,3 / 3 (min / max)	DVdd = 5 В	[В]
	0,95 / 2,5 (min / max)	DVdd = 3 В	[В]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
V_{T-}	0,8 / 1,4 (min / max)	DVdd = 5 В	[В]
	0,4 / 1,1 (min / max)	DVdd = 3 В	[В]
$V_{T+} - V_{T-}$	0,3 / 0,85 (min / max)	DVdd = 5 В	[В]
	0,3 / 0,85 (min / max)	DVdd = 3 В	[В]
Вхідні струми			
Порт 0, P1.2 ... P1.7, EA/	±10 (max)	$V_{IN} = 0$ В або Vdd	[мкА]
SCLOCK, SDATA / MOSI, MISO, SS/	-10 / -40 (min / max)	$V_{IN} = 0$ В, DVdd = 5 В, внутр. напруга	[мкА]
	±10 (max)	$V_{IN} = Vdd$, Vdd = 5 В	[мкА]
RESET	±10 (max)	$V_{IN} = 0$ В, Vdd = 5 В	[мкА]
	35 / 105 (min / max)	$V_{IN} = Vdd$, DVdd = 5 В, внутр. напруга	[мкА]
P1.0, P1.1, порти 2 і 3	±10 (max)	$V_{IN} = Vdd$, Vdd = 5 В	[мкА]
	-180 (min)	$V_{IN} = 2$ В, Vdd = 5 В	[мкА]
	660 (max)		[мкА]
	-20 (min) 75 (max)	$V_{IN} = 450$ мВ, Vdd = 5 В	[мкА] [мкА]
Вхідна ємність	5 (min)	Усі цифрові входи	[пФ]
Резонатор (XTAL1 і XTAL2)			
Логічний вхід XTAL1			
V_{INL} , низький рівень напруги	0,8 (max)	DVdd = 5 В	[В]
	0,4 (max)	DVdd = 3 В	[В]
V_{INH} , високий рівень напруги	3,5 (min)	DVdd = 5 В	[В]
	2,5 (min)	DVdd = 3 В	[В]
Вхідна ємність XTAL1	18 (тип)		[пФ]
Вихідна ємність XTAL2	18 (тип)		[пФ]
Логічні виходи (окрім XTAL2)			
V_{oh} , високий вихідний рівень	2,4 (min)	Vdd = 5 В, $I_{source} = 80$ мкА	[В]
	2,4 (min)	Vdd = 3 В, $I_{source} = 20$ мкА	[В]
V_{ol} , низький вихідний рівень	0,4 (max)	$I_{sink} = 8$ мА, SCLOCK, SDATA/MOSI	[В]
	0,4 (max)	$I_{sink} = 10$ мА, P1.0 і P1.1	[В]
	0,4 (max)	$I_{sink} = 1,6$ мА, усі інші	[В]
Струм витoku в Z-стані	±10 (max)		[мкА]
Ємність виходу в Z-стані	5 (тип)		[пФ]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Монітор джерела живлення			
Діапазон порогу спрацьовування за AVdd	2,63 (min)	Програмується 4 значення через біти TPA1 – TPA0 регістра PSMCON	[В]
	4,63 (max)		[В]
Точність установлення порогу за AVdd	±3,5 (max)		[%]
Діапазон порогу спрацьовування за DVdd	2,63 (min)	Програмується 4 значення через біти TPD1 – TPD0 регістра PSMCON	[В]
	4,63 (max)		[В]
Точність установлення порогу за DVdd	±3,5 (max)		[%]
Сторожовий таймер			
Величина періоду	0	Програмується 9 часових інтервалів через біти PRE3 – PRE0 регістра WDCON	[мс]
	2000		[мс]
Тактова частота ядра мікропроцесорного пристрою (МПП)			
Тактова частота МПП	98,3 (min)	Тактова частота генерується вбудованою системою ФАПЧ, програмується через біти CD2 – CD0 регістра PLLCON	[кГц]
	12,58 (max)		[МГц]
Затримка запуску			
За вмиканням живлення	300 (тип)		[мс]
За виходом з холостого режиму	1 (тип)		[мс]
За виходом з режиму «живлення знято»			
Тактовий генератор увімкнено (Біт OSC_PD = 0 у регістрі PLLCON)			
За сигналом переривання 1NT0/	1 (тип)		[мс]
За сигналом переривання SPI/12C	1 (тип)		[мс]
За сигналом переривання TIC	1 (тип)		[мс]
За зовнішнім сигналом RESET	3,4 (тип)		[мс]
Тактовий генератор вимкнено (Біт OSC_PD = 1 у регістрі PLLCON)			
За зовнішнім сигналом RESET	0,9 (тип)		[с]
За зовнішнім сигналом RESET у нормальному режимі	3,3 (тип)		[мс]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
За сигналом скидання від WDT у нормальному режимі	3,3 (тип)	Керується через регістр WDCON	[мс]
Специфікація Flash/EE-пам'яті			
Надійність	100000(min)		[циклів]
Збереженість даних	100 (min)		[років]
Вимоги до джерел живлення			
Напруга джерел живлення		Джерела DVdd і AVdd можна встановлювати незалежно	
AVdd, 3В, номінально	2,7 ... 3,6		[В]
AVdd 5В, номінально	4,75 ... 5,25		[В]
DVdd, 3В, номінально	2,7 ... 3,6		[В]
DVdd, 5В, номінально	4,75 ... 5,25		[В]
Струми споживання від джерел живлення в нормальному режимі			
Струм від DVdd	4 (max)	DVdd = 4,75 ... 5,25 В, CLK = 1,57 МГц	[мА]
	2,1 (max)	DVdd = 2,7 ... 3,6 В, CLK = 1,57 МГц	[мА]
Струм від AVdd	170 (max)	DVdd = 5,25 В, CLK = 1,57 МГц	[мкА]
Струм від DVdd	15 (max)	DVdd = 4,75 ... 5,25 В, CLK = 12,58 МГц	[мА]
	8 (max)	DVdd = 2,7 ... 3,6 В, CLK = 12,58 МГц	[мА]
Струм від AVdd	170 (max)	DVdd = 5,25 В, CLK = 12,58 МГц	[мкА]
Струми споживання від джерел живлення в холостому режимі			
Струм від DVdd	1,2 (max)	DVdd = 4,75 ... 5,25 В, CLK = 1,57 МГц DVdd = 2,7 ... 3,6 В, CLK = 1,57 МГц	[мА]
	750 (max)		[мкА]
Струм від AVdd	140 (max)	DVdd = 5,25 В, CLK = 1,57 МГц	[мкА]
Струм від DVdd	2 (max)	DVdd = 4,75 ... 5,25 В, CLK = 12,58 МГц DVdd = 2,7 ... 3,6 В, CLK = 12,58 МГц	[мА]
	1 (max)		[мА]

Продовження таблиці 2.1

Параметр	Значення	Умови вимірювання	Одиниці вимірювання
Струм від AVdd	140 (max)	DVdd = 5,25 В, CLK = 12,58 МГц	[мкА]
Типові струми від джерел живлення в режимі «живлення знято»: CLK = 1,57 – 12,58 МГц			
Струм від DVdd	50 (max)	DVdd = 4,75 ... 5,25 В, тактовий генератор увімкнено, ТІС увімкнено	[мкА]
Струм від DVdd	20 (max)	DVdd = 2,7 ... 3,6 В, тактовий генератор увімкнено, ТІС увімкнено	[мкА]
Струм від AVdd	1 (max)	AVdd = 5,25 В, тактовий генератор увімкнено або вимкнено	[мкА]
Струм від DVdd	20 (max)	DVdd = 4,75 ... 5,25 В, тактовий генератор вимкнено	[мкА]
Струм від DVdd	5 (max)	DVdd = 2,7 ... 3,6 В, тактовий генератор вимкнено	[мкА]
Типові струми споживання модулів від джерел живлення (I_{dd} і $D I_{dd}$): CLK = 1,57 МГц, AVdd = DVdd = 5 В			
Периферія	50 (тип)		[мкА]
Основний АЦП	1 (тип)		[мА]
Додатковий АЦП	500 (тип)		[мкА]
ЦАП	150 (тип)		[мкА]
Здвоєне джерело струму	400 (тип)		[мкА]

Таблиця 2.2 – Призначення виводів ADuC824

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
1	P1.0/T2	I/O	Вивід може бути цифровим входом або виходом, має внутрішній підтягуючий до «плюса» живлення резистор, а також посилений вихідний буфер, що допускає величину показника вхідного струму до 10 мА. Вивід P1.0 суміщений із входом приймання синхроніпульсів ТЛ 2
2	P1.1/T2EX	I/O	Вивід може бути цифровим входом або виходом, має внутрішній підтягуючий до «плюса» живлення резистор, а також посилений вихідний буфер, що допускає величину показника вхідного струму до 10 мА. Вивід P1.1 суміщений із входом приймання сигналу управління ТЛ 2
3	P1.2/DAC/ IEXC1	I/O	Вивід не має цифрового вихідного каскаду, працює тільки як цифровий вхід, для чого необхідно записувати «0» у біт порту. Як цифровий вхід порт безпосередньо зчитує зовнішній низький або високий рівень напруги. P1.2 може бути також конфігурований як вихід для аналогової напруги модуля ЦАП або для виводу одного з двох видів струму збудження (200 або 2x200 мкА)
4	P1.3/AIN5/ IEXC2	I	Вивід не має цифрового вихідного каскаду, працює тільки як цифровий вхід, для чого необхідно записувати «0» у біт порту. Як цифровий вхід порт безпосередньо зчитує зовнішній низький або високий рівень напруги. P1.3 може бути також конфігурований як аналоговий вхід (AIN5) модуля додаткового АЦП або для виводу одного з двох видів струму збудження (200 або 2x200 мкА)
5	AVdd	S	Вивід використовується для підключення джерела аналогового живлення 3 або 5 В
6	AGND	S	Вивід «Аналогова земля» є загальним виводом для підключення аналогової частини пристрою

Продовження таблиці 2.2

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
7	REFIN (-)	I	Вивід може використовуватись для підключення «-» опорної напруги
8	REFIN (+)	I	Вивід може використовуватись для підключення «+» опорної напруги
9 – 11	P1.4 – P1.6	I	Виводи P1.4 – P1.6 не мають цифрових вихідних каскадів і можуть використовуватись тільки як цифрові входи. Для цього необхідно записувати «0» у відповідні біти портів. Як цифрові входи портів ці виводи безпосередньо зчитують зовнішні низькі або високі рівні напруги, а також можуть виконувати такі альтернативні аналогові функції: – бути аналоговим входом для позитивної напруги модуля основного АЦП; – бути аналоговим входом для негативної напруги модуля основного АЦП; – бути аналоговим входом додаткового АЦП або мультиплексованим входом для позитивної напруги основного АЦП
	P1.4/AIN1	I	
	P1.5/AIN2	I	
	P1.6/AIN3/ IEXC	I	
12	P1.7/AIN4/ DAC	I/O	Вивід, який не має цифрового вихідного каскаду і може використовуватись тільки як цифровий вхід. Для цього необхідно записувати «0» у біт порту. Як цифровий вхід порт безпосередньо зчитує зовнішній низький або високий рівень напруги. Може бути також конфігурований як аналоговий вхід (AIN4) модуля додаткового АЦП або як вхід негативної напруги модуля основного АЦП. Може бути також конфігурований як вихід аналогової напруги модуля ЦАП
13	SS/	I	Вхід для вибору другорядного пристрою модуля інтерфейсу SPI. Цей вивід є «слабко підтягнутим» до «плюса» живлення
14	MISO	I/O	Вхід ведучого / вихід другорядного пристрою модуля інтерфейсу SPI. Цей вивід є «слабко підтягнутим» до «плюса» живлення

Продовження таблиці 2.2

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
15	RESET	I	Вивід, який використовується для скидання пристрою. Високий рівень напруги на цьому виводі протягом 24 циклів тактової частоти працюючого тактового генератора здійснює скидання пристрою. На цьому виводі встановлено тригер Шмітта, який є «слабко підтягнутим» до «плюса» живлення
16–19	P3.0 – P3.3 P3.0/RXD P3.1/TXD P3.2/INT0/ P3.3/INT1/	I/O I/O I/O I/O	P3.0 – P3.3 – виводи двонаправлених портів, які мають внутрішні підтягуючі до «плюса» живлення резистори. Виводи, в тригери яких записано «1», за допомогою підтягуючих резисторів устанавлюються в стан високого рівня напруги, в якому можуть використовуватись як входи. Через наявність підтягуючих резисторів за низького зовнішнього рівня напруги на виводі порту в зовнішній ланцюг буде проходити струм. В той час, коли ці порти працюють як виводи і генерують на виході позитивний перепад напруги, вивід порту протягом двох періодів тактової частоти перебуває у фазі активного (сильнострумового) розрядження перехідних ємностей. Ці порти можуть виконувати такі альтернативні функції: – бути входом для надходження даних в асинхронний приймач UART або входом/виходом даних синхронного послідовного порту обміну; – бути виходом для даних асинхронного передавача UART або виходом синхросигналів із синхронного послідовного порту обміну; – бути входом зовнішнього переривання, який можна використовувати також як вхід керування розширенням ТЛ 0; – бути входом зовнішнього переривання 1, який можна використовувати також як вхід керування розширенням ТЛ 1;

Продовження таблиці 2.2

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
20, 34, 48	DVdd	S	Вивід для підключення джерела цифрового живлення 3 або 5 В
21, 35, 47	DGND	S	Цифрова «земля» – загальний вивід для цифрової частини пристрою
22 – 25	P3.4 – P3.7	I/O	<p>P3.4 – P3.7 – виводи двонаправлених портів, які мають внутрішнє підтягування до «плюса» живлення за допомогою резисторів. Виводи, в тригери яких записано «1», за допомогою підтягуючих резисторів переводяться в стан високого рівня напруги, в якому можуть використовуватись як входи. Завдяки наявності підтягуючих резисторів за низького зовнішнього рівня напруги на виводі порту в зовнішній ланцюг буде проходити струм. Виконуючи функцію виходів та генеруючи на виході позитивний перепад напруги, вивід порту протягом двох періодів тактової частоти перебуває у фазі активного (сильнострумового) розрядження перехідних ємностей. Ці порти можуть виконувати такі альтернативні функції:</p> <ul style="list-style-type: none"> – бути входом ТЛ 0; – бути входом ТЛ 1; – бути виходом для керування записом, а також фіксувати байт даних з порту 0 у зовнішній пам'яті даних; – бути виходом для керування зчитуванням, а також дозволяти передавання даних із зовнішньої пам'яті в порт 0
26	SCLK	I/O	Вивід синхросигналу модуля послідовного інтерфейсу I2C або SPI. У режимі входу до цього виводу підключено внутрішній тригер Шмітта, який є «слабко підтягнутим» до «плюса» живлення, крім випадків, коли він генерує низький рівень напруги

Продовження таблиці 2.2

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
27	SDATA/ MOSI	I/O	Вивід послідовного входу/виходу даних для модуля інтерфейсу I2C. Для модуля інтерфейсу SPI він є виходом ведучого або входом другорядного пристрою. Цей вивід є «слабко підтягнутим» до «плюса» живлення, крім випадків, коли він генерує низький рівень напруги
28 – 31	P2.0 – P2.3 (A8 – A11) (A16 – A 19)	I/O	Виводи двонаправлених портів, які мають внутрішнє підтягування до «плюса» живлення за допомогою резисторів. Виводи, в тригери яких записано «1», за допомогою підтягуючих резисторів переводяться в стан високого рівня напруги, в якому можуть використовуватись як входи. Завдяки наявності підтягуючих резисторів за низького зовнішнього рівня напруги на виводі порту в зовнішній ланцюг буде проходити струм. Порт 2 має старший байт адреси під час звернення до зовнішньої пам'яті програм та середній і старший байти адреси під час звернення до пам'яті даних з 24-розрядним адресним простором
32	XTAL1	I	Вхід інвертора внутрішнього тактового генератора
33	XTAL2	O	Вихід інвертора внутрішнього тактового генератора
36, 37, 38, 39	P2.4 – P2.7 (A12 – A15) (A20 – A23)	I/O	Виводи двонаправлених портів, які мають внутрішнє підтягування до «плюса» живлення за допомогою резисторів. Виводи, в тригери яких записано «1», за допомогою підтягуючих резисторів устанавлюються в стан високого рівня напруги, що дає можливість використовувати їх як входи. Порт 2 має старший байт адреси під час звернення до зовнішньої пам'яті програм та середній і старший байти адреси під час звернення до пам'яті даних з 24-розрядним адресним простором

Продовження таблиці 2.2

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
40	EA/	I/O	Вхід, що дозволяє доступ до зовнішньої пам'яті. Високий рівень напруги на цьому вході дозволяє здійснювати вибірку коду із внутрішньої пам'яті програм з адресами від 0000h до 1FFFh. Низький рівень напруги на цьому вході дозволяє здійснювати вибірку коду із зовнішньої пам'яті програм
41	PSEN/	O	Вихід дозволу (вибірки) на використання зовнішньої пам'яті. Сигнал із цього виходу надає дозвіл зовнішній пам'яті програм на доступ до шини під час здійснення операцій вибірки і є активним у кожному циклі з шести періодів тактового генератора, крім випадку, коли здійснюється доступ до зовнішньої пам'яті даних. Вихід PSEN/ продовжує перебувати в стані високого рівня напруги під час звернення до внутрішньої пам'яті програм
42	ALE	O	Вихід для керування замиканням (фіксацією) адреси, встановленої на шині. Вихід ALE використовується для фіксації молодшого байта адреси (а також байта сторінки під час доступу до зовнішньої пам'яті даних з 24-розрядним адресним простором) зовнішньої пам'яті під час циклів доступу до пам'яті програм або даних. Сигнал ALE залишається активним у кожному циклі з шести періодів роботи тактового генератора, окрім випадку, коли здійснюється доступ до зовнішньої пам'яті даних. Дію цього сигналу можна заблокувати шляхом установлення біта PCON.4 в регістрі PCON

Продовження таблиці 2.2

№ п/п	Мнемонічне позначення виводу	Вхід/ вихід/ живлення (I/O/S)	Функція виводу
43 – 46	P0.0 – P0.3 (AD0 – AD3)	I/O	Є виводами частини 8-розрядного двонаправленого порту 0 з відкритим стоком. Якщо в порт 0 записано «1», то відповідні виводи будуть «плавати», тобто перебувати в невизначеному стані, в якому їх можна використовувати як входи з високим вхідним опором. Для правильного передавання портом 0 високого рівня напруги необхідна наявність зовнішніх підтягуючих до «плюса» живлення резисторів. Порт 0 є також мультиплексованим з молодшим байтом адреси шини даних під час доступу до зовнішньої пам'яті
49 – 52	P0.4 – P0.7 (AD4 – AD7)	I/O	Є виводами частини 8-розрядного двонаправленого порту 0 з відкритим стоком. Якщо в порт 0 записано «1», то відповідні виводи будуть «плавати», тобто перебувати в невизначеному стані, в якому їх можна використовувати як входи з високим вхідним опором. Для правильного передавання портом 0 високого рівня напруги необхідна наявність зовнішніх підтягуючих до «плюса» живлення резисторів. Порт 0 також є мультиплексованим з молодшим байтом адреси та шиною даних під час доступу до зовнішньої пам'яті програм і даних. У такому випадку порт для передавання високого рівня напруги використовує сильнострумове підтягування до «плюса» живлення через резистор з невеликим опором

2.1.2 Модулі АЦП

Мікроконвертор ADuC824 має два незалежних модулі сигма-дельта АЦП, призначені для вимірювання напруги в області низьких частот у широкому динамічному діапазоні. Оскільки загальна ідеологія побудови мікроконвертора є такою, що модулі АЦП з їх аналоговою периферією є основними компонентами пристрою, а процесорне ядро і цифрова периферія – допоміжними, то в цьому посібнику основна увага приділятиметься опису АЦП.

Модуль основного АЦП призначений для перетворення сигналів, які надходять від первинних датчиків. Входи модуля є буферизованими і можуть бути програмно налаштованими на один із восьми діапазонів вхідних сигналів від ± 20 мВ до $\pm 2,56$ В, причому вимірювані сигнали можуть подаватися на одну з трьох диференційних пар входів: на AIN1-AIN2, AIN3-AIN4 або на AIN3-AIN2. Оскільки входи забезпечені буферами, то до них можна підключати джерела сигналів з великим вихідним опором, а в разі необхідності безпосередньо на входах можна також встановлювати RC-фільтри для зменшення зовнішніх шумів і наведень. Перед виконанням робочого вимірювання існує можливість задіявання генераторів струмів для контролювання цілісності ланцюга зовнішнього первинного датчика з метою програмного переконання в його працездатності. Для досягнення 24-бітної роздільної здатності без пропущення кодів в АЦП використовується принцип сигма-дельта перетворення. Сигма-дельта модулятор перетворює вхідний аналоговий сигнал на послідовність цифрових імпульсів, прогалини між якими містять інформацію про величину вимірюваного сигналу. Як вбудований вузол математичного оброблення результатів перетворення використовується програмований низькочастотний апаратний фільтр, характеристика якого має вигляд $(\sin(x)/x)^3$. Цей фільтр дозволяє програмно встановлювати частоту оновлення даних від 5,35 до 105,03 Гц на виході. Модуль основного АЦП є 24-розрядним, однак одиночне перетворення не забезпечує реальної роздільної здатності, яка б відповідала двадцяти чотирьом двійковим розрядам, оскільки на вхідний сигнал під час вимірювань накладаються шуми. Через це 5 – 6 молодших розрядів у результаті кожного наступного перетворення сигналу будуть змінюватися («тремтіти»). Для збільшення реальної роздільної здатності виробник рекомендує використовувати програмне оброблення (усереднення за вибіркою, програмні фільтри зі змінним вікном і т. п.) результатів перетворень. Блок-схему модуля основного АЦП зображено на рисунку 2.3.

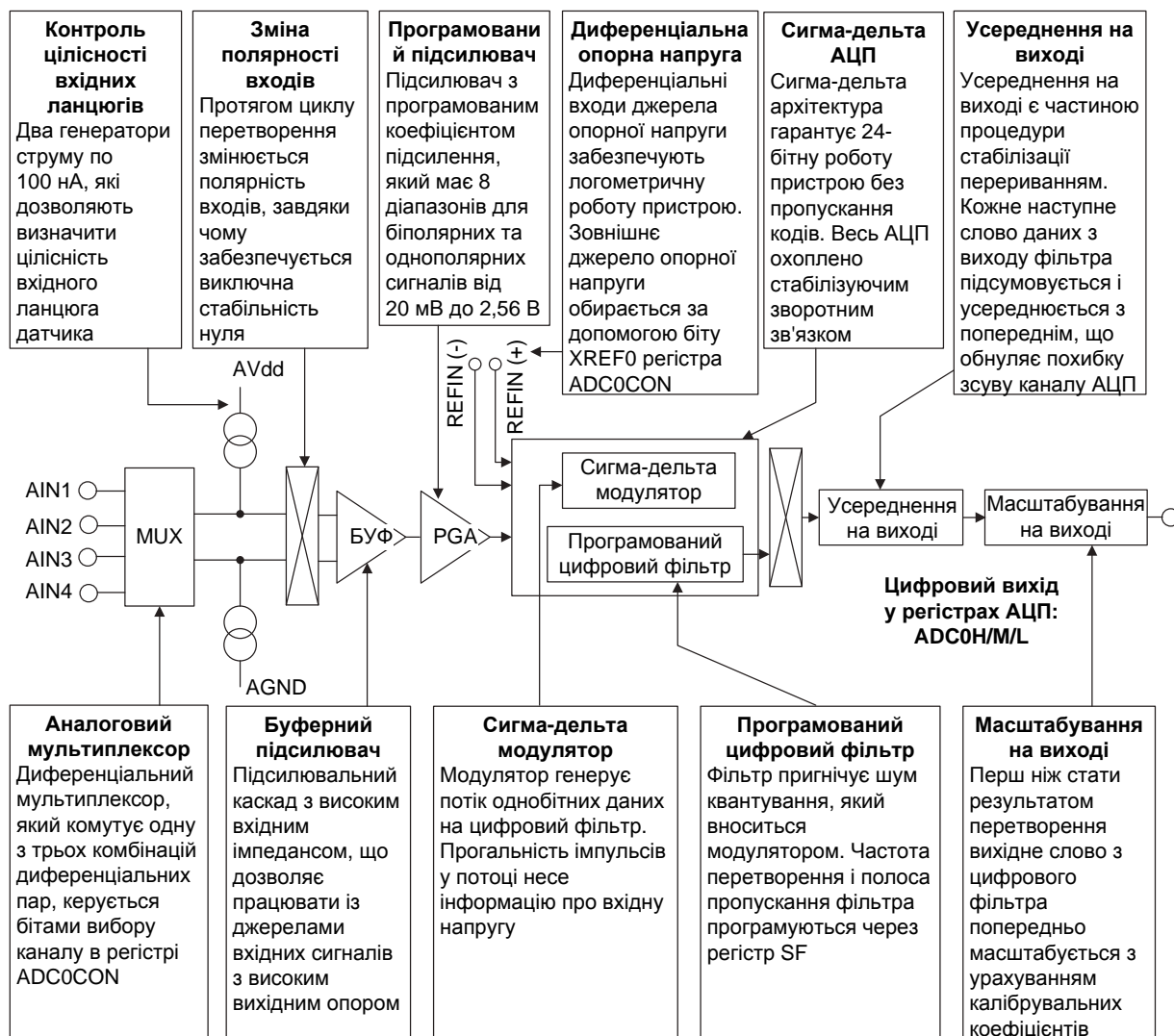


Рисунок 2.3 – Блок-схема модуля основного АЦП

У таблицях 2.3 і 2.4 наведено значення напруги середньоквадратичного вихідного шуму в мкВ і роздільної здатності «від піку до піку» на виході АЦП у бітах (з округленням до половини МЗР) для деяких значень частоти оновлення даних з виходу модуля основного АЦП.

Таблиця 2.3 – Значення напруги середньоквадратичного вихідного шуму на виході основного АЦП, мкВ

Значення SF, dec	Частота оновлення виходу, Гц	Діапазон вхідних сигналів							
		±20 мВ	±40 мВ	±80 мВ	±160 мВ	±320 мВ	±640 мВ	±1,24 В	±2,56 В
13	105,3	1,50	1,50	1,60	1,75	3,50	4,50	6,70	11,75
69	19,79	0,60	0,65	0,65	0,65	0,65	0,95	1,40	2,30
255	5,35	0,35	0,35	0,37	0,37	0,37	0,51	0,82	1,25

Таблиця 2.4 – Значення роздільної здатності основного АЦП, бітів

Значення SF, dec	Частота оновлення виходу, Гц	Діапазон вхідних сигналів							
		±20 мВ	±40 мВ	±80 мВ	±160 мВ	±320 мВ	±640 мВ	±1,24 В	±2,56 В
13	105,3	12	13	14	15	15	15,5	16	16
69	19,79	13	14	15	16	17	17,5	18	18,5
255	5,35	14	15	16	17	18	18,5	18,8	19,2

Модуль додаткового АЦП призначений для перетворення допоміжних аналогових сигналів, наприклад, напруги джерела живлення або напруги вбудованого температурного датчика. Модуль додаткового АЦП, на відміну від модуля основного АЦП, не має внутрішнього буфера. Значення вхідної напруги повинне коливатись в діапазоні від 0 до 2,5 В. Однополярні вхідні сигнали можуть подаватися відносно виводу AGND на один із таких трьох входів, як AIN3, AIN4, AIN5 або всередині кристала безпосередньо з виходу вбудованого датчика температури. Слід зауважити, що через відсутність буфера ці входи створюють помітне динамічне навантаження на джерело сигналу, тому використання джерел з великим внутрішнім опором і включення на входах RC-ланцюжків є небажаними, оскільки це призведе до появи значних похибок вимірювань. Модулі основного й додаткового АЦП є незалежними, що дає можливість, наприклад, запускати перетворення в одному модулі, не чекаючи завершення перетворення в іншому.

У таблицях 2.5 і 2.6 наведено значення напруги середньоквадратичного вихідного шуму в мкВ і роздільної здатності «від піку до піку» на виході додаткового АЦП у бітах (з округленням до половини МЗР) для деяких значень частоти оновлення даних, отриманих на виході модуля додаткового АЦП.

Таблиця 2.5 – Значення напруги середньоквадратичного вихідного шуму на виході додаткового АЦП, мкВ

Значення SF, dec	Частота оновлення виходу, Гц	Діапазон вхідних сигналів (±2,56 В)
13	105,3	10,75
69	19,79	2,00
255	5,35	1,15

Таблиця 2.6 – Значення роздільної здатності додаткового АЦП, бітів

Значення SF, dec	Частота оновлення виходу, Гц	Діапазон вхідних сигналів ($\pm 2,56$ В)
13	105,3	16
69	19,79	18,5
255	5,35	19,5

Блок-схему модуля додаткового АЦП зображено на рисунку 2.4.

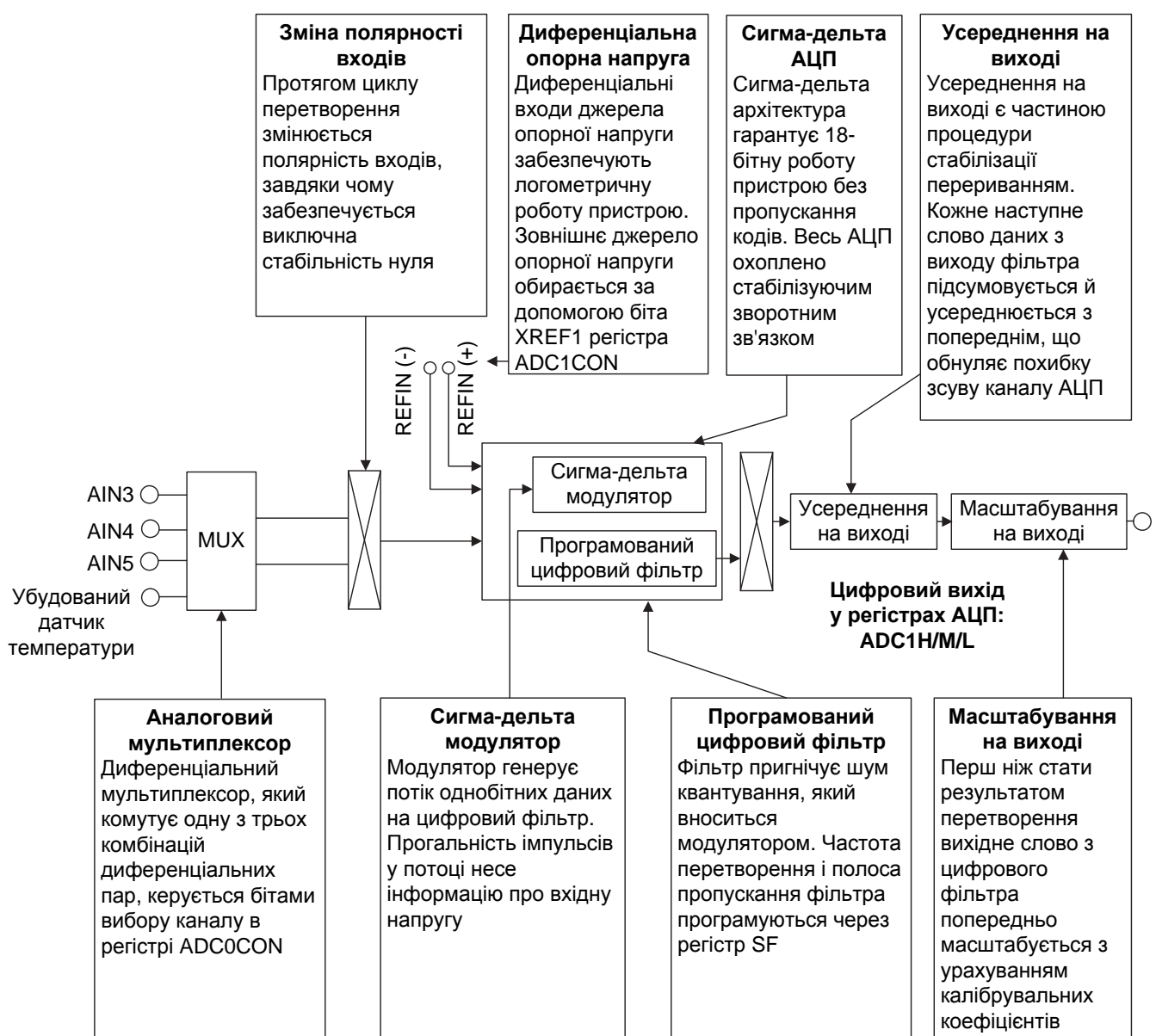


Рисунок 2.4 – Блок-схема модуля додаткового АЦП

Вихід буфера основного АЦП підключений до входу вбудованого підсилювача з програмованим коефіцієнтом підсилення (PGA). Коефіцієнт підсилення PGA може бути програмно вибраний з восьми можливих значень. Вибір здійснюється шляхом установаження комбінацій бітів вибору діапазону в спеціальному регістрі ADC0CON. Маючи встановлений біт дозволу зовнішнього ДОН і величину його напруги, що становить 2,5 В для вхідної однополярної напруги, можна отримати такі діапазони вимірювань:

- 1) +0 ... 20 мВ;
- 2) +0 ... 40 мВ;
- 3) +0 ... 80 мВ;
- 4) +0 ... 160 мВ
- 5) +0 ... 320 мВ;
- 6) +0 ... 640 мВ;
- 7) +0 ... 1,28 В;
- 8) +0 ... 2,56 В.

Для вхідної біполярної напруги доступні такі діапазони вимірювань:

- 1) ± 20 мВ;
- 2) ± 40 мВ;
- 3) ± 80 мВ;
- 4) ± 160 мВ;
- 5) ± 320 мВ;
- 6) ± 640 мВ;
- 7) $\pm 1,28$ В;
- 8) $\pm 2,56$ В.

У складі модуля додаткового АЦП немає PGA, тому він працює в єдиному діапазоні вхідних напруг ($0 \text{ В} \dots V_{\text{REF}}$), де V_{REF} – напруга ДОН. Твердження про те, що напруга на вході АЦП може бути біполярною відносно модуля основного АЦП означає, що дана напруга може набувати позитивного або негативного значень відносно напруги на іншому проводі диференціального входу, але не відносно виводу аналогової «землі» AGND. Наприклад, якщо на вхід AIN (–) подано напругу 2,5 В, а модуль основного АЦП налаштований для роботи з однополярною напругою в діапазоні від 0 до +20 мВ, то значення допустимої напруги на вході AIN (+) буде коливатись в діапазоні від 2,5 до 2,52 В. Якщо на вхід AIN (–) подано напругу 2,5 В, а модуль основного АЦП налаштований для роботи з біполярною напругою в діапазоні $\pm 1,28$ В, то значення допустимої напруги на вході AIN (+) буде коливатись в діапазоні від 1,22 до 3,78 В (тобто $2,5 \pm 1,28$ В).

Для модуля додаткового АЦП, як уже було зазначено, напруга на вході може бути негативною відносно AGND, але при цьому різниця не повинна перевищувати 30 мВ. Режими біполярної або однополярної роботи модулів основного й додаткового АЦП вибираються за допомогою відповідних бітів у спеціальних регістрах (ADC0CON і ADC1CON).

Задавання однополярного або біполярного режиму роботи АЦП жодним чином не змінює вимог до вхідних сигналів, але змінює спосіб їх внутрішнього кодування, тобто вид передаточної функції, відповідно до якої виконується кодування.

Якщо АЦП налаштований на однополярну роботу, то кодування має природний двійковий характер:

- для нульової диференціальної вхідної напруги вихідний код буде дорівнювати 000 ... 000;
- для напруги, що відповідає половині діапазону, код буде дорівнювати 100 ... 000;
- для напруги, що відповідає верхній межі діапазону, код буде дорівнювати 111 ... 111.

Якщо АЦП налаштований на роботу з біполярними сигналами, то кодування буде двійковим зміщеним:

- для вхідної негативної напруги, що відповідає нижній межі діапазону, вихідний код буде дорівнювати 000 ... 000;
- для нульової диференціальної напруги на вході код буде дорівнювати 100 ... 000;
- для позитивної напруги, що відповідає верхній межі діапазону, код буде дорівнювати 111 ... 111.

Модуль основного АЦП містить два вбудованих генератори постійного струму (100 нА), один із яких забезпечує протікання струму в напрямку від AVDD до AIN (+), а інший – в напрямку від AIN (–) до AGND всередині пристрою. Генератори програмно підключаються до обраної пари аналогових входів. Обидва генератори можна одночасно або ввімкнути, або вимкнути, відповідно встановивши або скинувши біт дозволу струму контролю ВО в спеціальному регістрі ICON (таблиця 2.7). Струми, що генеруються цими джерелами, можна використовувати для перевірки цілісності ланцюга зовнішнього датчика до проведення робочого вимірювання в даному каналі. Після включення генераторів струми від них починають протікати по ланцюгу зовнішнього датчика, забезпечуючи деякий спад напруги на ньому. Якщо ця напруга, будучи виміряною, виявиться рівною максимальному значенню шкали в даному діапазоні, то такий результат буде вказувати на розрив у ланцюзі датчика. Якщо значення виміряної напруга буде близьким до нуля, то це буде означати, що ланцюг датчика є короткозамкненим. Знаючи про те, яким має бути опір працездатного ланцюга датчика, користувач може, таким чином, програмно організувати аналіз і діагностику його стану. Під час проведення робочих вимірювань джерела струму потрібно відключати. Застосування таких джерел не накладає додаткових обмежень на значення вхідних напруг модуля АЦП.

До складу мікроконвертора ADuC824 також входить два однакових вбудованих джерела стабільного постійного струму по 200 мкА. Вони

забезпечують проходження струму від AVDD на вивід IEXC1 або на вивід IEXC2 всередині пристрою. Ці два джерела управляються бітами спеціального регістра ICON, призначення яких описано в таблиці 2.7. Їх можна конфігурувати як окремі джерела зі струмом по 200 мкА, що проходить на два відповідні виводи мікросхеми, або об'єднати в одне джерело зі струмом 400 мкА, що проходить на будь-який з названих виводів. Струми, що генеруються цими джерелами, можна використовувати для збудження зовнішніх резистивних датчиків.

Таблиця 2.7 – Призначення бітів спеціального регістра ICON

Біт	Ім'я	Опис
7	–	Зарезервований для подальшого використання
6	BO	Біт дозволу на застосування джерел струму для контролю цілісності зовнішнього ланцюга, що встановлюється користувачем для ввімкнення обох джерел струму контролю цілісності датчика до вхідного ланцюга модуля основного АЦП і скидається ним же для вимкнення обох джерел струму контролю
5	ADC1IC	Біт струмової корекції модуля додаткового АЦП, що встановлюється користувачем для масштабування додаткового АЦП за допомогою коду калібрування внутрішнього джерела струму
4	ADC0IC	Біт струмової корекції модуля основного АЦП, що встановлюється користувачем для масштабування основного АЦП за допомогою слова калібрування внутрішнього джерела струму
3	I2PIN	Біт вибору напряму джерела струму 2, що встановлюється користувачем для подавання струму від джерела струму 2 (200 мкА) на зовнішній вивід 3 (P1.2/DAC/IEXC1) і скидається ним же для подавання струму від джерела струму 2 (200 мкА) на зовнішній вивід 4 (P1.3/AIN5/IEXC2)
2	I1PIN	Біт вибору напряму джерела струму 1, що встановлюється користувачем для подавання струму від джерела струму 1 (200 мкА) на зовнішній вивід 4 (P1.3/AIN5/IEXC2) і скидається ним же для подавання струму від джерела струму 1 (200 мкА) на зовнішній вивід 3 (P1.2/DAC/IEXC1)
1	I2EN	Біт вибору напряму джерела струму 2, що встановлюється користувачем для ввімкнення джерела струму 2 (200 мкА) і скидається ним же для вимкнення джерела струму 2 (200 мкА)
0	I1EN	Біт вибору напряму джерела струму 1, що встановлюється користувачем для ввімкнення джерела струму 1 (200 мкА) і скидається ним же для вимкнення джерела струму 1 (200 мкА)

Для підключення зовнішнього ДОН мікроконвертор ADuC824 має відповідні виводи: REFIN (+) і REFIN (–). Входи REFIN (+) і REFIN (–) є диференціальними. Діапазон синфазних сигналів на цих входах

коливається в межах від AGND до AVDD. Номінальна робоча напруга на входах REFIN (+) і REFIN (–) становить 2,5 В. Саме щодо цього значення нормуються параметри модулів АЦП пристрою. Мінімальна рекомендована опорна напруга на входах REFIN (+) і REFIN (–) становить 1 В, максимальна – AVDD. У разі використання несиметричного ДОН вивід REFIN (–) можна підключити до аналогової «землі» AGND.

Для дозволу роботи зовнішнього ДОН слід установити біти XREF0, XREF1 у спеціальних регістрах ADC0CON і ADC1CON модулів основного й додаткового АЦП відповідно.

Якщо зовнішнє ДОН відсутнє, то мікроконвертор ADuC824 може використовувати внутрішнє ДОН, для чого слід скинути біти XREF0 і XREF1. Оскільки значення меж діапазонів вхідних напруг є нормованим для опорної напруги 2,5 В, а для внутрішнього ДОН воно становить 1,25 В, то границі всіх діапазонів зменшуються рівно в два рази. В результаті за використання внутрішнього ДОН відбудеться помітне погіршення роздільної здатності АЦП «від піку до піку», яке в цьому випадку становитиме всього 13 ... 14 двійкових розрядів. Через це для отримання найкращої роздільної здатності виробник настійно рекомендує використовувати зовнішнє ДОН. Внутрішнє ДОН часто застосовується з модулем додаткового АЦП, крім того, воно є необхідним для роботи вбудованого температурного датчика.

У випадках, коли для створення зовнішньої опорної напруги АЦП і збудження зовнішнього резистивного датчика використовується одне й те саме джерело напруги (логометричний принцип вимірювання), вплив на точність вимірювань низькочастотного шуму джерела буде автоматично компенсуватись, оскільки в такому випадку форма шумової складової у вхідній і опорній напругах збігається. Якщо ж ADuC824 застосовується не за логометричним принципом, то слід використовувати ДОН з низьким рівнем шумів. Як ДОН виробник рекомендує застосовувати мікросхеми AD780, REF43 і REF192.

Слід зазначити, що входи REFIN (+) і REFIN (–) опорної напруги для зовнішнього ДОН є високоімпедансним динамічним навантаженням. Оскільки вхідний опір кожного опорного входу має динамічний характер, то підключення до такого входу RC-ланцюжка може привести до виникнення похибок вимірювань, які будуть тим помітнішими, чим більшим буде внутрішній опір ДОН. Рекомендовані ДОН мають малий внутрішній опір, тому в разі їх використання включення між REFIN (+) і REFIN (–) фільтруючих конденсаторів є допустимим. Якщо ж зовнішня опорна напруга подається на мікроконвертор ADuC824 з резистивного розподільника напруги зі значним вихідним імпедансом, то установлення фільтруючих конденсаторів між выводами REFIN (+) і REFIN (–) не рекомендується.

До складу мікроконвертора ADuC824 входить вбудована схема, яка дозволяє програмно визначити факт присутності або відсутності на

выводах підключення зовнішнього ДОН необхідної величини для здійснення перетворень і калібрування. Якщо напруга між выводами REFIN (+) і REFIN (–) є нижчою за 0,3 В або ці виводи ні до чого не підключені, то схема визначає факт відсутності опорної напруги в системі і здійснює апаратне встановлення біта NOXREF у спеціальному регістрі ADCSTAT. У разі, якщо діагностування факту відсутності опорної напруги і відповідно встановлення біта NOXREF відбуваються під час вимірювального (робочого) перетворення, то результат перетворення видається у вигляді коду, що складається з одних одиниць. Таким чином, виконуючи перетворення, немає необхідності постійно програмно слідкувати за поточним станом біта NOXREF. Цільова програма повинна перевірити стан цього біта тільки в тому випадку, якщо код результату перетворення в регістрі даних АЦП буде складатися з одних одиниць.

2.1.3 Апаратна організація скидання мікроконвертора під час увімкнення живлення

Для здійснення скидання мікроконвертора ADuC824 за початкової подачі на нього напруги виробником мікросхеми рекомендується використовувати зовнішню схему генерації сигналу скидання під час увімкнення живлення (POR – power on reset). До цієї схеми ставляться певні вимоги. Вона повинна утримувати перебування входу RESET мікроконвертора ADuC824 в активному (високому) стані, поки напруга джерела живлення DVDD буде нижчою за 2,5 В. Після досягнення напругою DVDD рівня 2,5 В схема повинна знімати сигнал скидання RESET не раніше ніж через 10 мс, до того ж весь цей час напруга DVDD не повинна опускатися нижче 2,5 В. У момент зняття сигналу щодо скидання значення напруги DVDD має бути не нижчим за 2,7 В. Зовнішня схема POR повинна залишатися працездатною за зниження напруги живлення DVDD до рівня 1,2 В. Часова діаграма, зображена на рисунку 2.5, ілюструє роботу схеми POR в трьох різних ситуаціях: увімкнення живлення (power-up), «провалу» напруги живлення (brownout) і зняття напруги живлення (power-down). Краще рішення для вибору зовнішньої схеми скидання POR, яке б задовольняло переліченим вимогам, полягає у використанні спеціалізованих мікросхем POR, наприклад, ADM809 і ADM810 фірми Analog Devices. Рекомендовані виробником схеми підключення ADM810 (з високим активним рівнем) і ADM809 (з низьким активним рівнем) зображено на рисунках 2.6 і 2.7 відповідно. Деякі мікросхеми POR, що мають низький активний рівень, наприклад ADM809, можна використовувати спільно з кнопкою додаткового ручного скидання мікроконвертора, як це зображено на рисунку 2.7.

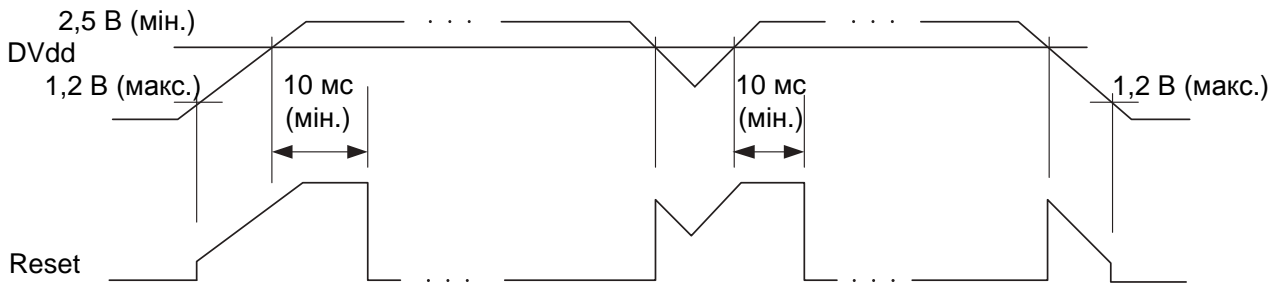


Рисунок 2.5 – Часова діаграма роботи схеми POR

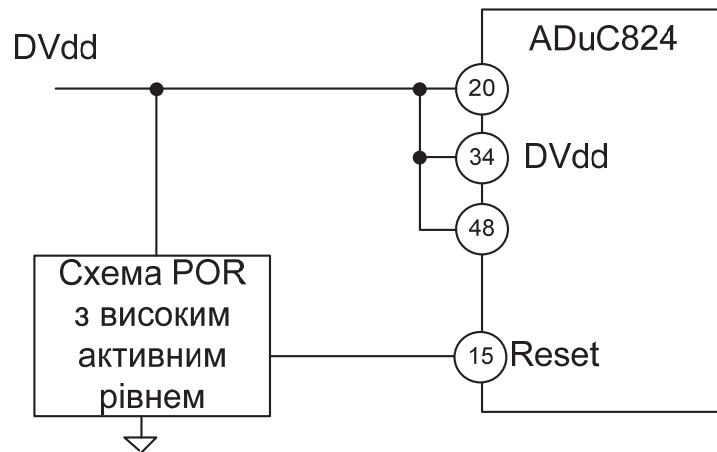


Рисунок 2.6 – Скидання мікроконвертора ADuC824 під час увімкнення живлення

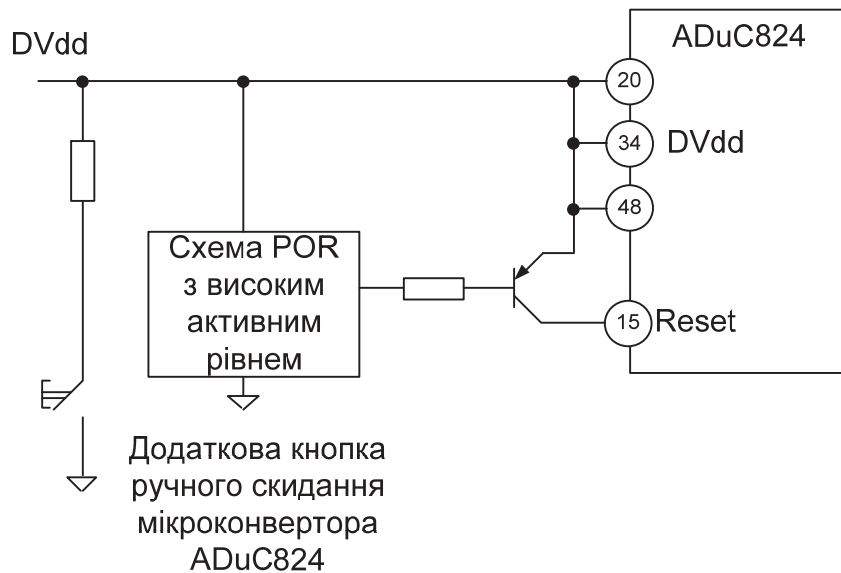


Рисунок 2.7 – Ручне скидання мікроконвертора ADuC824

2.1.4 Організація живлення мікроконвертора ADuC824

Допустимі значення робочої напруги живлення мікроконвертора ADuC824 коливаються в діапазоні від 2,7 до 5,25 В, а рекомендовані виробником діапазони напруги живлення коливаються в діапазонах від 2,7 до 3,6 В і від 4,75 до 5,25 В. Мікросхема має роздільні ланцюги живлення аналогової (AVDD) і цифрової (DVDD) частин, що дозволяє значною мірою забезпечити відсутність в ланцюзі живлення AVDD шумів з ланцюга живлення DVDD, що виникають через наявність динамічних сигналів із крутими фронтами на цифрових лініях уведення-виведення пристрою. Можливий режим роботи мікроконвертора ADuC824 з двома різними джерелами, значення напруг яких не дорівнюють одне одному, наприклад, якщо DVDD = 5 В, то AVDD = 3 В. Типову схему організації живлення мікроконвертора ADuC824 від двох джерел зображено на рисунку 2.8.

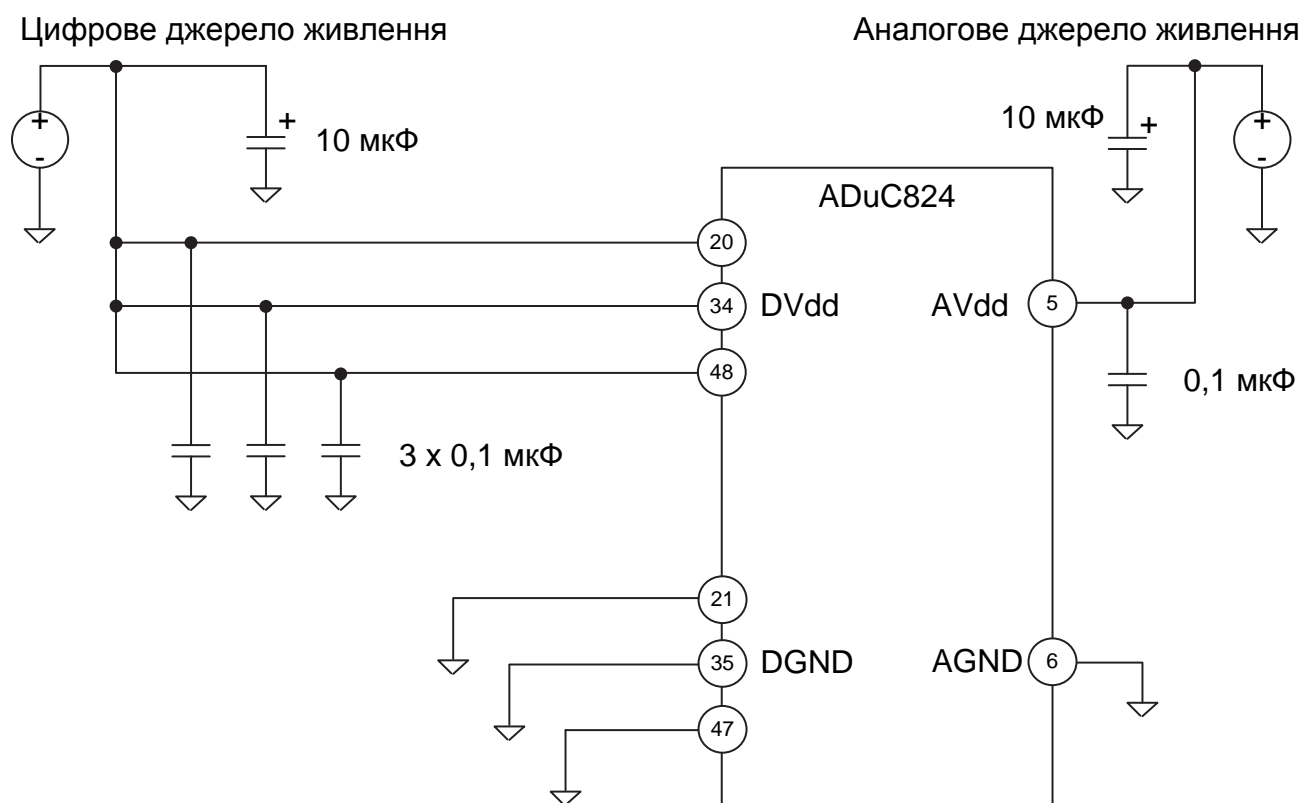


Рисунок 2.8 – Схема організації живлення мікроконвертора ADuC824 від двох джерел

Як більш дешеву альтернативу використання двох джерел виробник рекомендує спосіб отримання напруги AVDD з низьким рівнем шумів з напруги DVDD шляхом послідовного ввімкнення між ланцюгами AVDD і DVDD резистора з малими опором і індуктивністю. Схему описаного варіанта організації живлення мікроконвертора ADuC824 від одного

джерела зображено на рисунку 2.9. За такого способу отримання напруги AVDD нею можна живити й інші аналогові вузли (операційні підсилювачі, ДОН та ін.) розроблюваного пристрою.

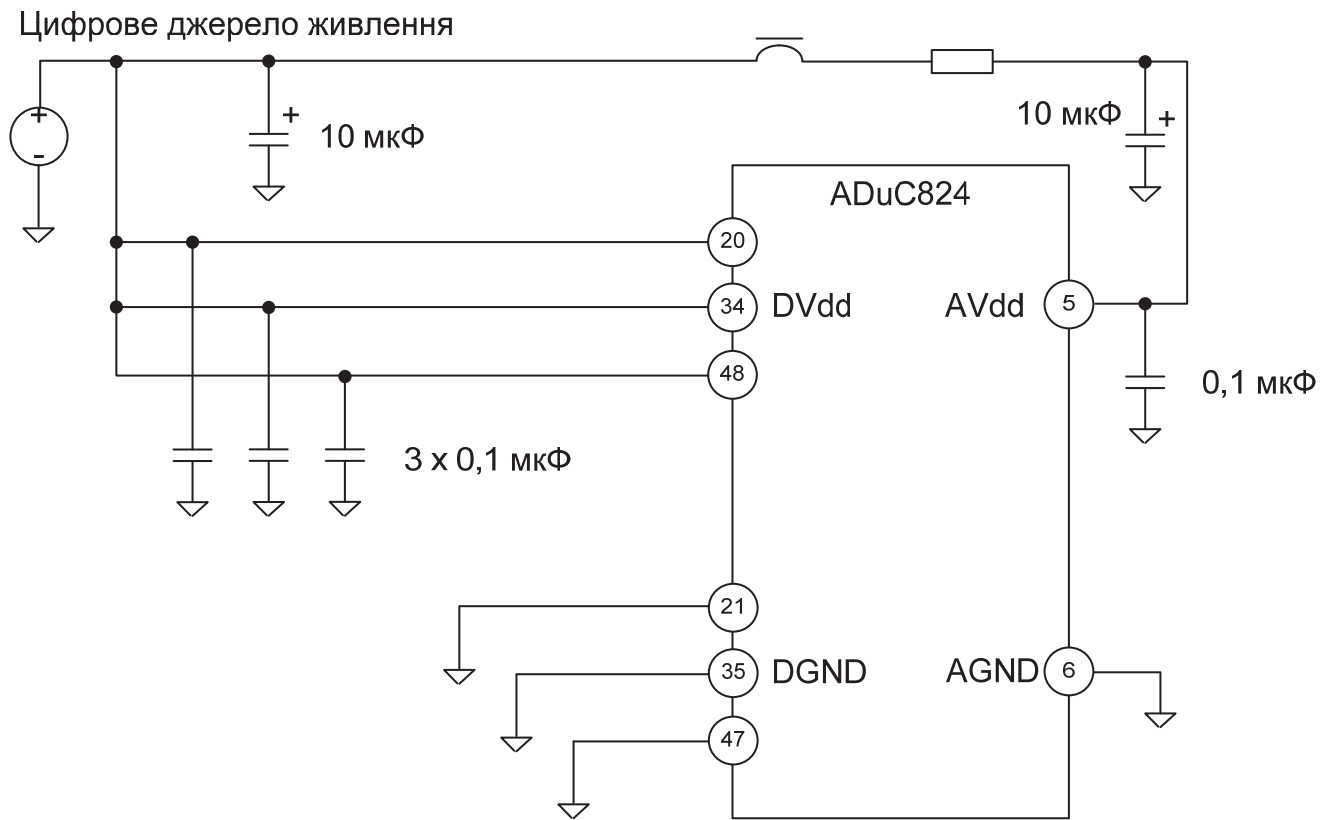


Рисунок 2.9 – Схема організації живлення мікроконвертора ADuC824 від одного джерела

Незалежно від того, скільки джерел живлення використовується: два чи одне, у пристрої необхідно встановити фільтруючі конденсатори ємністю не менше 10 мкФ між загальним проводом і кожним із ланцюгів живлення DVDD і AVDD. Крім того, між кожним виводом мікросхеми, через яку в неї надходять напруги живлення AVDD або DVDD, і загальним проводом необхідно встановити фільтруючі конденсатори ємністю 0,1 мкФ. До того ж місця їх з'єднання з ланцюгами живлячих напруг повинні розташовуватись якомога ближче до виводів мікросхеми (в ідеалі конденсатори повинні бути підпаяні до самих виводів), а провідники, що з'єднують конденсатори із загальним проводом, повинні бути якомога коротшими. Ланцюги аналогової і цифрової «земель» мікроконвертора ADuC824 повинні з'єднуватись між собою на платі розроблювального пристрою тільки в одній точці, в якій вони також повинні з'єднуватись із загальним проводом пристрою.

2.1.5 Інтерфейси мікроконвертора ADuC824

Послідовний інтерфейс SPI. Набір периферійних вузлів мікроконвертора ADuC824 включає апаратний модуль стандартного синхронного послідовного інтерфейсу SPI, який забезпечує можливість роботи в повнодуплексному режимі, тобто дозволяє одночасно синхронно здійснювати приймання і передавання байта даних. Апаратна побудова інтерфейсу SPI є такою, що фізично він використовує ті самі виводи мікросхеми і внутрішню логіку, що і вбудований в мікроконвертор ADuC824 периферійний інтерфейс, сумісний із стандартом I2C. У зв'язку з цим цільова програма може в кожен поточний момент часу задіяти для своїх цілей тільки один із названих інтерфейсів. Інтерфейс SPI програмно конфігурується для роботи в режимі «ведучий» або в режимі «ведений» і використовує виводи мікроконвертора, про які говориться далі.

MISO (вхід / вихід, лінія введення-виведення даних). Лінія MISO (master in, slave out) автоматично конфігурується як вхід у режимі «ведучий» і як вихід у режимі «ведений». Для організації обміну лінія MISO ведучого пристрою повинна підключатися до лінії MISO веденого пристрою. Дані передаються послідовно (по вісім бітів), до того ж старший значущий розряд (СЗР) передається першим.

MOSI (вхід / вихід, лінія введення-виведення даних). Лінія MOSI (master out, slave in) автоматично конфігурується як вихід у режимі «ведучий» і як вхід у режимі «ведений». Для організації обміну лінія MOSI ведучого пристрою повинна підключатися до лінії MOSI веденого пристрою. Дані передаються послідовно (по вісім бітів), до того ж СЗР передається першим.

SCLOCK (вхід / вихід, лінія введення-виведення послідовного синхросигналу). Синхросигнал, що генерується «ведучим» пристроєм, видається через лінію SCLOCK і використовується для синхронізації даних, що передаються і приймаються по лініях MOSI і MISO. У кожному періоді синхросигналу здійснюється передавання і приймання одного біта даних. Таким чином, один байт даних передається (приймається) за вісім періодів сигналу SCLOCK. Лінія SCLOCK автоматично конфігурується як вихід у режимі «ведучий» і як вхід у режимі «ведений». У режимі «ведучий» за допомогою бітів CPOL, CPHA, SP0 і SP1 спеціального регістра SPICON можна керувати швидкістю передавання, полярністю і фазою синхросигналу. В режимі «ведений» біти CPHA і CPOL спеціального регістра SPICON необхідно програмувати таким чином, щоб установлені фаза і полярність збігалися з фазою і полярністю синхросигналу «ведучого» пристрою, оскільки як у режимі «ведучий», так і в режимі «ведений» видача даних на лінію відбувається за одним фронтом синхросигналу, а їх фіксація в приймачі – за іншим.

SS/ (вхід, лінія вибору «веденого» пристрою). Вхідна лінія SS/ (slave select) в інтерфейсі SPI використовується тільки тоді, коли мікроконвертор налаштований як «ведений» пристрій. Подачею на вивід SS/ зовнішнього сигналу активного низького рівня дозволяється робота SPI «веденого» пристрою. Оскільки в режимі «ведений» дані можуть прийматися або передаватися пристроєм тільки за низького рівня SS/, то це дозволяє використовувати мікроконвертор у системі, що складається з одного «ведучого» і кількох «ведених» пристроїв, підключених до однієї інтерфейсної шини. Якщо в спеціальному регістрі SPICON «веденого» пристрою встановлено біт CPHA, то на вході SS/ може постійно бути присутньою зовнішня напруга низького рівня. Якщо біт CPHA скинуто, то вхід SS/ повинен повертатися в низький стан до початку передавання або приймання першого біта в байті і повертатися в високий – після надсилання або отримання останнього біта в тому самому байті. Програмне зчитування стану на вході SS/ в режимі «ведений» здійснюється шляхом зчитування біта SP0 спеціального регістра SPICON.

Для програмного управління інтерфейсом SPI використовується такі спеціальні регістри:

- SPICON (регістр управління SPI) – адреса: A8h, значення після скидання – 04h, бітова адресація доступна;
- SPIDAT (регістр даних SPI) – адреса: F7h, значення після скидання – 00h, бітова адресація недоступна.

Призначення бітів спеціального регістра SPICON описано в таблиці 2.8.

Таблиця 2.8 – Призначення бітів спеціального регістра SPICON

Біт	Ім'я	Опис
7	ISPI	Біт (позначка) переривання від SPI, що встановлюється апаратно в кінці кожного передавання за SPI і скидається безпосередньо (цільовою програмою) або опосередковано (шляхом читання регістра SPIDAT)
6	WCOL	Біт помилки (колізії) під час запису, що встановлюється апаратно, якщо відбувається запис у регістрі SPIDAT у той час, коли відбувається передавання за SPI
5	SPE	Біт дозволу на роботу інтерфейсу SPI, що встановлюється користувачем і скидається користувачем інтерфейсу SPI
4	SPIM	Біт вибору режиму SPI: «ведучого або веденого», що встановлюється користувачем для дозволу роботи в режимі «ведучий» (вивід SCLOCK є виходом) і скидається користувачем для дозволу роботи в режимі «ведений» (вивід SCLOCK є входом)

Продовження таблиці 2.8

Біт	Ім'я	Опис	
3	CPOL	Біт вибору полярності синхросигналу, який встановлюється користувачем, щоб пасивний рівень сигналу SCLOCK був високим, і скидається користувачем, щоб пасивний рівень сигналу SCLOCK був низьким	
2	CPHA	Біт вибору фази синхросигналу, який встановлюється користувачем, щоб дані передавались за переднім фронтом сигналу SCLOCK, і скидається користувачем, щоб дані передавались відповідно до заднього фронту сигналу SCLOCK	
1	SPR1	Біти вибору швидкості передавання даних через SPI	
0	SPR0	Ці біти встановлюють швидкість передавання в режимі «ведучий» таким чином:	
	SPR1	SPR0	Обрана швидкість передавання
	0	0	$f_{core}/2$
	0	1	$f_{core}/4$
	1	0	$f_{core}/8$
	1	1	$f_{core}/16$
			У режимі «ведений» SPI (SPIM = «0») логічний рівень SS/ (вивід 13) можна прочитати шляхом зчитування біта SPR0 (f_{core} – частота ядра)

До спеціального регістра SPIDAT записується байт, призначений для передавання через SPI, з нього також зчитується байт, прийнятий через SPI.

Залежно від стану бітів спеціального регістра SPICON інтерфейс SPI в режимі «ведучий» буде здійснювати обмін даними в декількох можливих режимах синхронізації. На рисунку 2.10 зображено часові діаграми сигналів на лініях інтерфейсу, що ілюструють його роботу за різних значень керуючих бітів. Як видно з рисунка 2.10, у момент закінчення передавання кожного байта відбувається установлення позначки переривання від модуля SPI-ISPI в спеціальному регістрі SPICON.

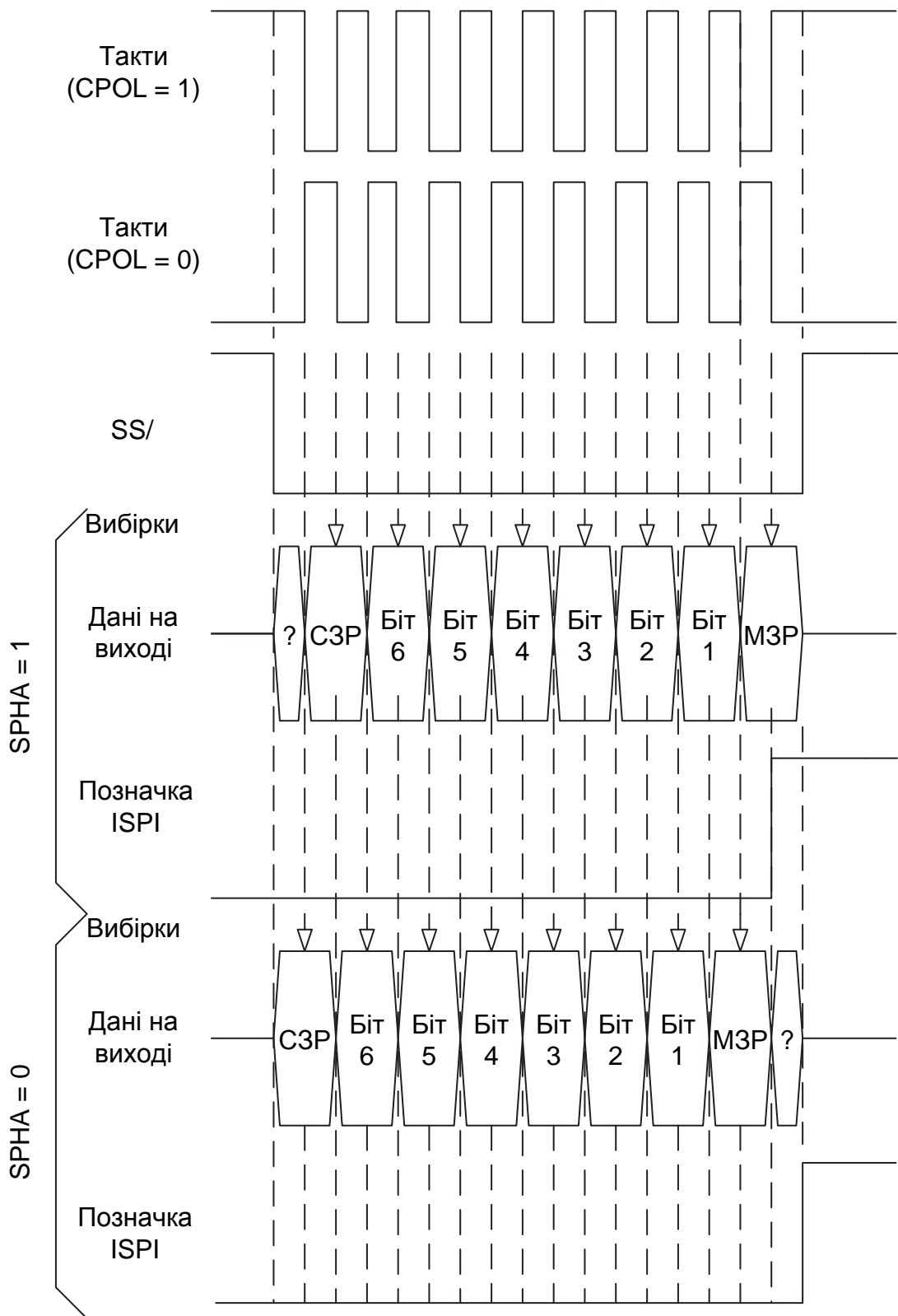


Рисунок 2.10 – Часові діаграми на лініях інтерфейсу SPI

У режимі «ведучий» обмін даними через SPI здійснюється певним чином. Ініціатором обміну завжди є ведучий пристрій. Для здійснення обміну лінія SCLOCK, яка є виходом, починає генерацію послідовності з

восьми синхроімпульсів, тактуючи таким чином передавання і приймання даних. Початок генерації ініціюється програмною інструкцією щодо запису байта, який підлягає передаванню, в спеціальний регістр (SPIDAT). Частота імпульсів на виході SCLOCK визначається станом бітів SPR0 і SPR1 у спеціальному регістрі SPICON. Лінія SS/ в режимі «ведучий» не бере участі в обміні. У випадку, якщо необхідно, щоб мікроконвертор здійснив вибір зовнішнього «веденого» пристрою, подавши активний рівень напруги на його вхід SS/, слід використовувати лінію введення-виведення загального призначення в будь-якому з портів мікроконвертора. Одночасно з передаванням байта по лінії MOSI з «ведучого» в «ведений» пристрій за перепадами сигналу SCLOCK проводиться приймання байта «ведучим» з «веденого» по лінії MISO. Після генерації восьми синхроімпульсів передавання байта із SPIDAT буде завершено і прийнятий байт з'явиться у вхідному зсувному регістрі. Відразу після цього в регістрі SPICON буде апаратно встановлено позначку ISPI і згенеровано переривання по завершенню приймання-передавання через SPI. Дані із зсувного регістра буде переписано в регістр SPIDAT. Оброблення переривання буде проводитись, якщо це дозволено.

У режимі «ведений» лінія SCLOCK мікроконвертора є входом. «Ведений» пристрій не може ініціювати обмін даними через SPI, тому після програмного запису байта в регістр SPIDAT його передавання не починається. Однак слід мати на увазі, що коли «ведучий» пристрій почне здійснювати обмін, то йому буде передано поточний вміст регістра SPIDAT «веденого» пристрою, який до цього моменту має бути завчасно записаний цільовою програмою. Під час передавання байта через SPI на вивід SS/ «веденого» пристрою ззовні повинен бути поданий низький рівень напруги. На відміну від режиму «ведучий», в режимі «ведений» передавання байта проводиться по лінії MISO, а приймання – по лінії MOSI. При цьому тактування процесу приймання-передавання здійснюється за допомогою зовнішнього тактового сигналу, що подається з «ведучого» пристрою на вивід SCLOCK «веденого».

Після надходження восьми синхроімпульсів передавання байта з регістра SPIDAT буде завершено, а прийнятий байт з'явиться у вхідному зсувному регістрі. Відразу після цього в регістрі SPICON апаратно встановиться позначка ISPI і буде згенеровано переривання по завершенню приймання-передавання через SPI. Дані зі зсувного регістра буде переписано в регістр SPIDAT. Оброблення переривання буде проводитись, якщо це дозволено. Кінець передавання (генерація переривання) фіксується за моментом приймання восьми синхроімпульсів, якщо біт CPHA встановлений, або за моментом установлення сигналу на вході SS/, якщо біт CPHA скинуто.

Послідовний інтерфейс, сумісний з I2C. Мікроконвертор ADuC824 апаратно підтримує обмін по двопровідному послідовному інтерфейсу,

сумісному зі стандартом I2C. Інтерфейс I2C використовує ті самі виводи мікросхеми і внутрішню логіку, що й інтерфейс SPI. Вибір (дозвіл роботи) одного з цих двох інтерфейсів може бути здійснено програмно, шляхом установлення або скидання біта SPE спеціального регістра SPICON. Інтерфейс I2C можна програмно конфігурувати як «програмний ведучий пристрій» або як «апаратний ведений пристрій». У режимі «програмний ведучий пристрій» обмін даними можливий на швидкостях до 140 кбіт/с, а в режимі «апаратний ведений пристрій» – до 3,4 Мбіт/с. Вбудовані в мікросхему ланцюги фільтрації пригнічують викиди на лініях інтерфейсу SDATA і SCLOCK тривалістю менше 50 нс з метою запобігання помилкам під час обміну.

Для організації інтерфейсу I2C використовуються лінії, які в загальному випадку повинні бути «підтягнуті» до «плюса» джерела живлення за допомогою зовнішніх навантажувальних резисторів, як це показано на рисунку 2.11. В мікроконверторі ADuC824 ці резистори вбудовано в мікросхему, однак за рекомендаціями виробника, в системах з декількома «веденими» пристроями можуть знадобитися додаткові зовнішні резистори.

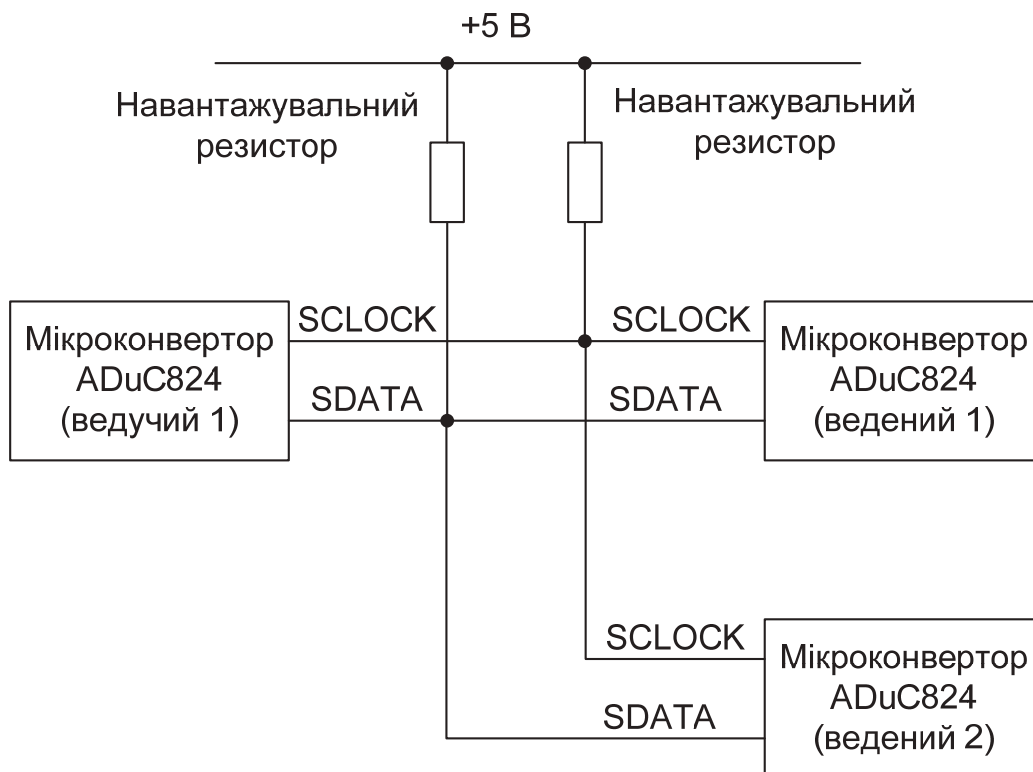


Рисунок 2.11 – Схема організації інтерфейсу I2C з використанням зовнішніх навантажувальних резисторів

Інтерфейс, сумісний із I2C, використовує такі виводи мікроконвертора, як:

– SCLOCK (вхід / вихід, лінія введення-виведення синхросигналу), на якому сигнал керує передаванням даних між «ведучим» і «веденим» пристроями. Сигнал SCLOCK завжди генерується «ведучим» пристроєм, проте «ведений» пристрій може утримувати лінію синхросигналу SCLOCK в стані низького рівня напруги, якщо він не готовий продовжити обмін даними по шині I2C. Такий режим має назву «розтягування синхронізації» («clock stretching»). Кожен переданий або прийнятий біт даних тактується одним імпульсом сигналу SCLOCK;

– SDATA (вхід / вихід, лінія послідовного введення-виведення даних), на якому сигнал використовується для передавання і приймання даних. Відповідно до стандарту I2C під час передавання даних допускається змінення сигналу SDATA тільки в тому випадку, якщо рівень сигналу SCLOCK є низьким. Перепади сигналу SDATA за високого рівня сигналу SCLOCK трактуються іншим учасником обміну як умови початку або завершення його передавання (START або STOP).

Для програмного керування інтерфейсом використовуються такі спеціальні регістри, як:

– I2CCON (регістр керування інтерфейсом I2C) – адреса: E8h; значення після скидання – 00h; бітова адресація присутня;

– I2CADD (регістр адреси інтерфейсу I2C) – адреса: 9Bh, значення після скидання – 55h; бітова адресація відсутня;

– I2CDAT (регістр даних інтерфейсу I2C) – адреса: 9Ah, значення після скидання – 00h; бітова адресація відсутня.

Регістр I2CCON містить біти керування і статусу для програмного налаштування інтерфейсу I2C. Призначення бітів цього регістра описано в таблиці 2.9.

Таблиця 2.9 – Опис призначення бітів регістра I2CCON

Біт	Ім'я	Опис
7	MDO	Біт вихідних даних I2C призначений тільки для режиму «програмний ведучий». Використовується в інтерфейсі «програмний ведучий» для передавання даних через I2C. Біт даних, поміщений програмою в біт MDO, виводиться на вивід SDATA після встановлення біта дозволу на виведення даних (MDE)
6	MDE	Біт дозволу на виведення даних I2C призначений тільки для режиму «програмний ведучий». Встановлюється користувачем для призначення виводу SDATA для виведення даних (Tx). Скидається користувачем для призначення виводу SDATA для введення даних (Rx)

Продовження таблиці 2.9

Біт	Ім'я	Опис
5	MCO	Біт вихідного синхросигналу I2C призначений тільки для режиму «програмний ведучий». Використовується для синхронізації даних, що передаються через I2C у режимі «програмний ведучий». Біт даних (значення синхросигналу), поміщений програмою в біт MCO, виводиться на вивід SCLOCK
4	MDI	Біт введення даних I2C призначений тільки для режиму «програмний ведучий». Використовується для приймання даних через I2C у режимі «програмний ведучий». Зовнішній логічний рівень (біт даних) на виводі SDATA поміщується в біт MDI за сигналом SCLOCK у випадку, якщо біт дозволу на виведення даних (MDE) скинуто
3	I2CM	Біт вибору «ведучий / ведений» I2C. Установлюється користувачем для отримання дозволу на встановлення режиму I2C «програмний ведучий». Скидається користувачем для дозволу на роботу в режимі I2C «апаратний ведений»
2	I2CRS	Біт скидання I2C призначений тільки для режиму «апаратний ведений». Установлюється користувачем для скидання інтерфейсу I2C. Скидається кодом користувача для нормальної роботи I2C
1	I2CTX	Біт установлення напряму передавання I2C призначений тільки для режиму «апаратний ведений». Установлюється апаратно у випадку, якщо через інтерфейс здійснюється передавання даних. Скидається апаратно у випадку, якщо через інтерфейс здійснюється приймання даних
0	I2CI	Біт (позначка) переривання від I2C призначений тільки для режиму «апаратний ведений». Встановлюється апаратно після того, як через інтерфейс передано або прийнято байт даних. Скидається автоматично у випадку, якщо цільова програма зчитує регістр I2CDAT

Регістр I2CADD містить семирозрядну адресу периферійного пристрою (за замовчуванням – 055h). Регістр доступний для запису й читання в цільовій програмі і використовується відповідно до призначення тільки в режимі «апаратний ведений».

У регістр I2CDAT у режимі «апаратний ведений» записується байт, призначений для передавання через I2C, з нього також читається байт, прийнятий через I2C. Таким чином, після того, як «ведучий» пристрій почне обмін даними по шині, йому буде передано поточний вміст регістра

I2CDAT «веденого» пристрою, який до цього моменту повинен бути заздалегідь записаним цільовою програмою.

Читання або запис регістра I2CDAT автоматично скидає позначку переривання від модуля інтерфейсу I2C – біт I2CI.

Режим «програмний ведучий» установлюється шляхом установлення біта I2CM спеціального регістра I2CCON. За визначенням, робота мікроконвертора в цьому режимі реалізується засобами цільової програми з мінімальною участю апаратних ресурсів інтерфейсу. Програма в цьому режимі повинна організувати обмін на рівні бітів. Для того, щоб лінію SDATA налаштувати як вихід, перед видачею через неї даних на «ведений» пристрій необхідно попередньо встановити біт MDE регістра I2CCON. Для видачі на лінію SDATA логічного рівня його значення слід записати в біт MDO регістра I2CCON. Лінія SCLOCK в режимі «програмний ведучий» завжди є виходом. Для видачі на лінію SCLOCK логічного рівня його значення слід записати в біт MCO регістра I2CCON.

Перед прийманням даних через лінію SDATA біт MDE повинен бути скинутим, внаслідок чого контакт SDATA стане виходом. Читання стану лінії SDATA під час приймання даних здійснюється шляхом зчитування біта MDI регістра I2CCON за наявності тактового імпульсу на лінії SCLOCK. Дані записуються в біт MDI за наростаючим фронтом цього імпульсу.

Таким чином, у режимі «програмний ведучий» для організації обміну даними по шині потрібно шляхом програмних маніпуляцій з бітами MDE, MDO, MCO і MDI спеціального регістра I2CCON формувати на лініях SDATA і SCLOCK потрібним чином синхронізовані сигнальні послідовності даних і синхросигналу. Ці послідовності повинні містити умови START і STOP, адреси «веденого» пристрою, біти підтвердження, власне дані й синхроімпульси.

У режимі «програмний ведучий» переривання від модуля I2C не генеруються, оскільки моменти початку й кінця процедури обміну даними по шині визначаються тільки цільовою програмою.

Апаратна будова модуля інтерфейсу I2C накладає на його роботу в режимі «програмний ведучий» такі функціональні обмеження:

1) оскільки «ведучий» мікроконвертор не розпізнає ситуацію «розтягування синхронізації», якщо «ведений» утримує лінію SCLOCK у стані низького рівня напруги, то для усунення цього недоліку виробник рекомендує задіяти при обміні додаткову лінію – будь-який цифровий вхід «ведучого» пристрою, ззовні з'єднаний з лінією SCLOCK, через який програма може зчитувати поточний стан лінії SCLOCK;

2) оскільки «ведучий» мікроконвертор за наявності на шині I2C декількох ведучих пристроїв не розпізнає конфліктних ситуацій і не підтримує арбітраж під час доступу до лінії SDATA, то для усунення цього недоліку виробник рекомендує задіяти під час обміну додаткову лінію – будь-який

цифровий вхід «ведучого» пристрою, ззовні з'єднаний з лінією SDATA, через який програма може зчитувати поточний стан лінії SDATA.

Режим «апаратний ведений» встановлюється шляхом скидання біта I2CM спеціального регістра I2CCON. За замовчуванням після скидання цього біта модуль SPI / I2C мікроконвертора разом з обраним інтерфейсом I2C працює саме в цьому режимі (SPE = 0, I2CM = 0). «Ведений» пристрій за замовчуванням очікує видавання на шину даних умови START від «ведучого» пристрою. У регістрі I2CADD «веденого» пристрою після скидання біта записується адреса пристрою (за замовчуванням – 055h). Після того, як логіка інтерфейсу «веденого» пристрою визначає наявність на шині коректної умови START, біта R / W, а також адреси, що збігається з поточним вмістом регістра I2CADD «веденого» пристрою, відбувається генерація переривання від модуля I2C (встановлюється біт I2CI регістра I2CCON). Якщо це переривання дозволено після встановлення біта ESI регістра IEIP2, то керування в програмі буде передано за адресою його вектора – 003Bh. В очищенні позначки I2CI засобами програми оброблення переривання немає необхідності, оскільки за будь-якого звернення програми до регістра I2CDAT з метою його запису або зчитування біт I2CI буде автоматично апаратно скинуто (програмне ж очищення I2CI переведе логіку інтерфейсу I2C в первинний стан очікування видачі умови START). У регістрі I2CDAT до моменту генерації переривання буде знаходитись передана «ведучим» пристроєм семибітова адреса «веденого» пристрою і біт R / W, який, крім того, апаратно скопюється в біт I2CTX регістра I2CCON, що надасть можливість цільовій програмі визначити алгоритм її подальших дій. У випадку, якщо виявиться, що біт I2CTX встановлено, тобто «ведучий» пристрій очікує на передавання йому даних, «веденому» пристрою слід виконати передавання даних шляхом програмного запису байта, що підлягає передаванню, в регістр I2CDAT. Якщо виявиться, що біт I2CTX скинуто, тобто «ведучий» пристрій продовжує передавання даних, то переданий ним байт даних знову з'явиться в регістрі I2CDAT. Після закінчення приймання знову буде згенеровано переривання від модуля I2C, тобто біт I2CI регістра I2CCON буде встановлено.

Апаратна логіка «веденого» пристрою буде утримувати лінію SCLOCK у стані низького рівня напруги до тих пір, поки програмою не буде очищено біт I2CI. Таким чином здійснюється «розтягування синхронізації», яке забезпечує заборону «ведучому» пристрою на передавання даних до настання готовності «веденого» пристрою до приймання.

Апаратні засоби інтерфейсу I2C не дають можливості розрізнити процедури переривання по прийманню умови START з адресою «веденого» пристрою і переривання по прийманню байта даних. Така можливість повинна бути реалізована програмно шляхом спостереження за послідовністю здійснення процедури обміну. Біт позначки переривання

I2C встановлюється щоразу після того, як прийнято або передано повний байт даних з подальшим бітом підтвердження ACK. Якщо байт закінчується бітом непідтвердження NACK, то переривання генерується не буде. Після розпізнавання на шині умови STOP логіка інтерфейсу I2C скидається в первинний стан очікування видавання умови START.

Апаратна будова модуля I2C накладає на його роботу в режимі «апаратний ведений» функціональні обмеження, відповідно до яких:

- «ведений» мікроконвертор не розпізнає адресу загального виклику для всіх пристроїв на шині («general call address») – 0000000;
- «ведений» мікроконвертор не може обробляти умову «повторний START», використання якої допускається стандартом I2C;
- «ведений» мікроконвертор не підтримує режим 10-бітної адресації.

Послідовний інтерфейс UART. Послідовний порт мікроконвертора є повнодуплексним, тобто він може одночасно передавати і приймати дані. Послідовний інтерфейс UART мікроконвертора має приймальний буфер, що дає можливість починати приймання другого байта до того, як перший прийнятий байт буде зчитано з регістра приймача. Однак, якщо перший байт не брати до уваги до завершення приймання другого байта, то вміст першого байта буде втрачено. Фізичний інтерфейс послідовного порту реалізовується на виводах мікроконвертора RXD (P3.0) і TXD (P3.1). Обмін даними між цільовою програмою та інтерфейсом UART здійснюється через такі спеціальні регістри, як:

- SBUF (регістр буфера обміну UART) – адреса: 99h, значення після скидання – 00h, бітова адресація відсутня;
- SCON (регістр керування послідовним портом UART) – адреса: 98h, значення після скидання – 00h, бітова адресація присутня.

Через регістр SBUF здійснюється програмний доступ до регістрів приймання і передавання UART. Запис в регістр SBUF завантажує до нього вміст регістра передавача, а зчитування з регістра SBUF повертає вміст регістра приймача. Регістр передавача і регістр приймача фізично є різними.

Призначення бітів спеціального регістра SCON описано в таблиці 2.10.

Таблиця 2.10 – Призначення бітів спеціального регістра SCON

Біти	Ім'я	Опис		
7	SM0	Біти вибору режиму роботи послідовного порту UART		
6	SM1	SM0	SM1	Імовірні режими роботи
		0	0	Режим 0: зсувний регістр, фіксована швидкість обміну (частота ядра / 2)
		0	1	Режим 1: 8-бітовий UART, змінна швидкість обміну

Продовження таблиці 2.10

Біти	Ім'я	Опис		
		1	0	
		1	0	Режим 2: 9-бітовий UART, фіксована швидкість обміну (частота ядра / 64 або частота ядра / 32)
		1	1	Режим 3: 9-бітовий UART, змінна швидкість обміну
5	SM2	Біт дозволу мультипроцесорного зв'язку. Дозволяє мультипроцесорний зв'язок у режимах 2 і 3. У режимі 0 біт SM2 повинен бути скинутим. У режимі 1 за встановлення біта SM2 позначку RI буде встановлено після того, як буде отримано байт даних. У режимах 2 і 3 за встановлення біта SM2 позначка RI не буде активуватися у випадку, якщо прийнятий дев'ятий біт даних (RB8) буде рівний «0». Якщо біт SM2 скинуто, то позначку RI буде встановлено після отримання байта даних		
4	REN	Біт дозволу приймача послідовного порту. Встановлюється програмою користувача для дозволу приймання даних за послідовним портом. Скидається програмою користувача для заборони приймання за послідовним портом		
3	TB8	Дев'ятий біт для передавання даних за послідовним портом. Біт даних, поміщений у біт TB8, буде дев'ятим бітом даних при передаванні в режимах 2 і 3		
2	RB8	Дев'ятий біт для приймання даних за послідовним портом. Дев'ятий біт даних, прийнятий у режимах 2 і 3, фіксується в біті RB8. У режимі 1 у біті RB8 фіксується стоп-біт		
1	TI	Позначка переривання від передавача послідовного порту. Встановлюється апаратно в кінці восьмого біта в режимі 1 та за початком стоп-біта в режимах 1, 2, 3. Біт TI повинен скидатись програмою користувача		
0	RI	Позначка переривання від передавача послідовного порту. Встановлюється апаратно в кінці восьмого біта в режимі 0 та за початком стоп-біта в режимах 1, 2, 3. Біт RI повинен скидатись програмою користувача		

Модуль UART може функціонувати в чотирьох різних режимах, вибір яких визначається встановленою комбінацією бітів SM0, SM1 спеціального регістра SCON.

Режим 0 (режим 8-розрядного зсувного регістра) вибирається шляхом скидання бітів SM0, SM1 регістра SCON. В цьому режимі дані в послідовному вигляді вводяться і виводяться через вивід RXD UART.

Через вивід TXD виводяться синхроімпульси зсуву, передається або приймається вісім бітів даних. Початок передавання ініціюється програмною інструкцією запису в регістр SBUF. МЗР в байті передається першим, як це показано на рисунку 2.12.

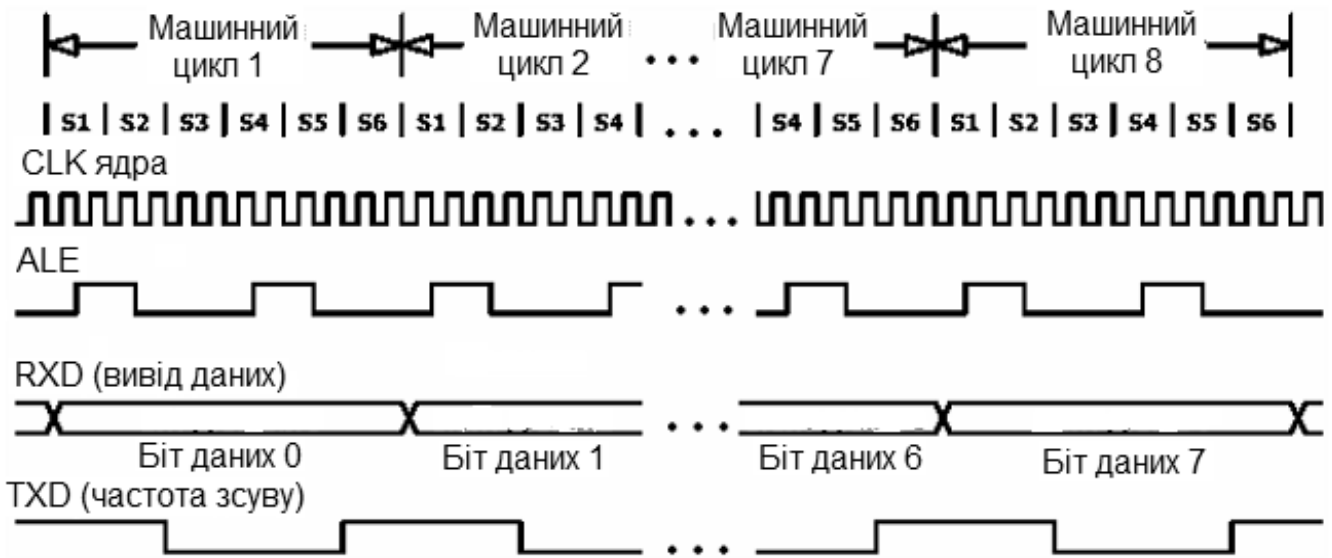


Рисунок 2.12 – Часова діаграма передавання даних через інтерфейс UART у режимі 0

Приймання є можливим, якщо встановлено біт дозволу приймача REN у регістрі SCON і скинуто позначку переривання від приймача UART RI в регістрі SCON. Приймання даних синхронізується імпульсами, що генеруються пристроєм на лінію TXD. Під час приймання дані надходять в пристрій по лінії RXD.

Режим 1 (режим 8-бітного UART зі змінною швидкістю обміну). Режим 1 вибирається шляхом скидання біта SM0 і установлення біта SM1. Кожному переданому байту даних передуює стартовий біт (логічний «нуль»), кожне передавання байта завершується стоповим бітом (логічною «одиницею»). Швидкість обміну визначається частотою переповнень ТЛ 1 або ТЛ 2, або обох цих ТЛ у випадку, якщо один задає швидкість передавання, а інший – приймання.

Початок передавання даних ініціюється програмною інструкцією їх запису в регістр SBUF. Після завантаження даних у SBUF у восьмий розряд зсувного регістра передавача тим самим сигналом завантажується логічна «одиниця» (стоповий біт). Дані виводяться послідовно (біт за бітом) до тих пір, поки на лінію TXD не буде виведено стоповий біт. У цей момент автоматично встановиться позначка переривання від передавача UART TI, як це показано на рисунку 2.13.

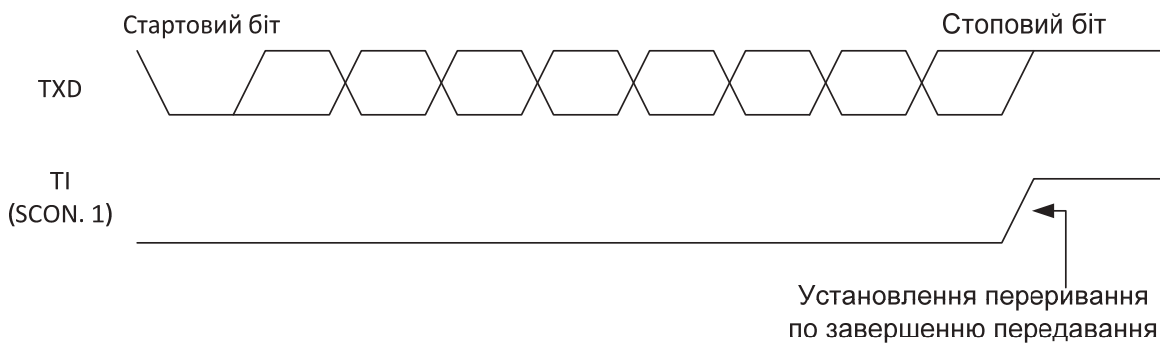


Рисунок 2.13 – Часова діаграма передавання даних через інтерфейс UART у режимі 1

Початок приймання даних ініціюється автоматичним визначенням наявності негативного перепаду на вході RXD. За припущення, що приймання стартового біта пройшло успішно, триває приймання наступних бітів байта даних. Стартовий біт пропускається, а вісім бітів даних вводиться у зсувний регістр послідовного порту. Після того, як усі вісім бітів з'являться в регістрі, автоматично відбуваються такі події:

- уведення до регістра SBUF восьми бітів даних із зсувного регістра приймача;
- уведення дев'ятого (стопового) біта в біт RB8 регістра SCON;
- установлення позначки переривання від приймача UART RI в регістрі SCON.

Перелічені події відбудуться тільки в тому випадку, якщо в момент генерації заключного синхроімпульсу буде скинуто біт RI або в регістрі SCON буде скинуто біт SM2, або, якщо прийнятий стоповий біт буде мати рівень логічної «одиниці» і буде встановлено біт SM2. Якщо жодна з цих двох складових умов не буде виконуватись, то прийнятий байт даних безповоротно втрачається і позначка RI не встановлюється.

Режим 2 (режим 9-бітного UART з фіксованою швидкістю обміну). Режим 2 вибирається шляхом установлення біта SM0 і скидання біта SM1. У цьому режимі приймач UART працює як 9-бітний з фіксованою швидкістю обміну. Швидкість обміну визначається за замовчуванням відповідно до частоти, що дорівнює величині «частоти ядра» / 64, хоча шляхом установлення біта SMOD в регістрі PCON швидкість обміну можна подвоїти. Передаються і приймаються одинадцять бітів: стартовий біт (логічний «нуль»), вісім бітів даних, дев'ятий (програмований) біт і стоповий біт (логічна «одиниця»). Дев'ятий біт часто використовується програмою в якості біта паритету, хоча в загальному випадку його можна використовувати довільним чином, наприклад, для передавання даних.

Початок передавання даних ініціюється програмною інструкцією занесення даних до регістра SBUF. Дев'ятий біт даних слід попередньо записати в біт TB8 регістра SCON. Після початку передавання даних вісім

бітів даних передаються з регістра SBUF до зсувного регістра передавача (МЗР передається першим). Вміст біта TB8 завантажується у восьмий розряд зсувного регістра (рахуючи від нуля). Момент початку передавання даних прив'язаний за часом до чергового генерованого синхроімпульсу обміну. Як тільки стоповий біт видається на лінію TXD, в регістрі SCON автоматично встановлюється позначка TI.

Алгоритм приймання даних в режимі 2 є аналогічним до алгоритму приймання даних в режимі 1. Єдина відмінність полягає в тому, що логіка інтерфейсу аналізує стан не стопового біта, а дев'ятого прийнятого біта даних. Після того, як усі вісім бітів байта з'являються у зсувному регістрі, автоматично відбуваються такі події:

- вісім бітів даних із зсувного регістра приймача передаються в регістр SBUF;
- дев'ятий біт даних передається в біт RB8 регістра SCON;
- встановлюється позначка переривання від приймача UART RI в регістрі SCON.

Перелічені події можуть відбутися тільки в тому випадку, якщо в момент генерації заключного синхроімпульсу буде скинуто біт RI або біт SM2 в регістрі SCON, або, якщо прийнятий дев'ятий біт даних буде мати рівень логічної «одиниці», а біт SM2 буде встановлено. Якщо жодна з цих двох умов не буде виконуватись, то прийнятий байт даних буде безповоротно втрачено і позначку RI не буде встановлено.

Режим 3 (режим 9-бітного UART зі змінною швидкістю обміну). Режим 3 вибирається шляхом установлення бітів SM0 і SM1. У цьому режимі приймач UART працює як 9-бітний послідовний порт зі змінною швидкістю обміну даних, яка визначається або за ТЛ 1, або за ТЛ 2. Функціонування 9-бітного приймача UART в режимі 3 є аналогічним до його функціонування в режимі 2, а вибір швидкості обміну даними в режимі 3 здійснюється аналогічно до вибору швидкості обміну в режимі 1.

У таблиці 2.11 наведено кілька можливих значень швидкостей обміну даними для частот ядра 12,58 і 1,57 МГц.

Таблиця 2.11 – Значення швидкостей обміну даними по UART

Стандартна (ідеальна) швидкість, бітів/с	Частота ядра, МГц	Значення SMOD	Код перезавантаження	Реальна швидкість, бітів/с	Похибка, %
9600	12,58	1	– 7(F9h)	9362	2,5
2400	12,58	1	– 27(E5h)	2427	1,1
1200	12,58	1	– 55(C9h)	1192	0,7
1200	12,57	1	– 7(F9h)	1170	2,5

2.1.6 Типова схема підключення аналогового датчика до мікроконвертора ADuC824

Типову схему підключення аналогового датчика до мікроконвертора ADuC824 наведено на рисунку 2.14 (у даному випадку ADuC824 використовується для виконання аналогового вимірювання температури з терморезистором як температурним датчиком). Цю схему називають чотирьохпровідною

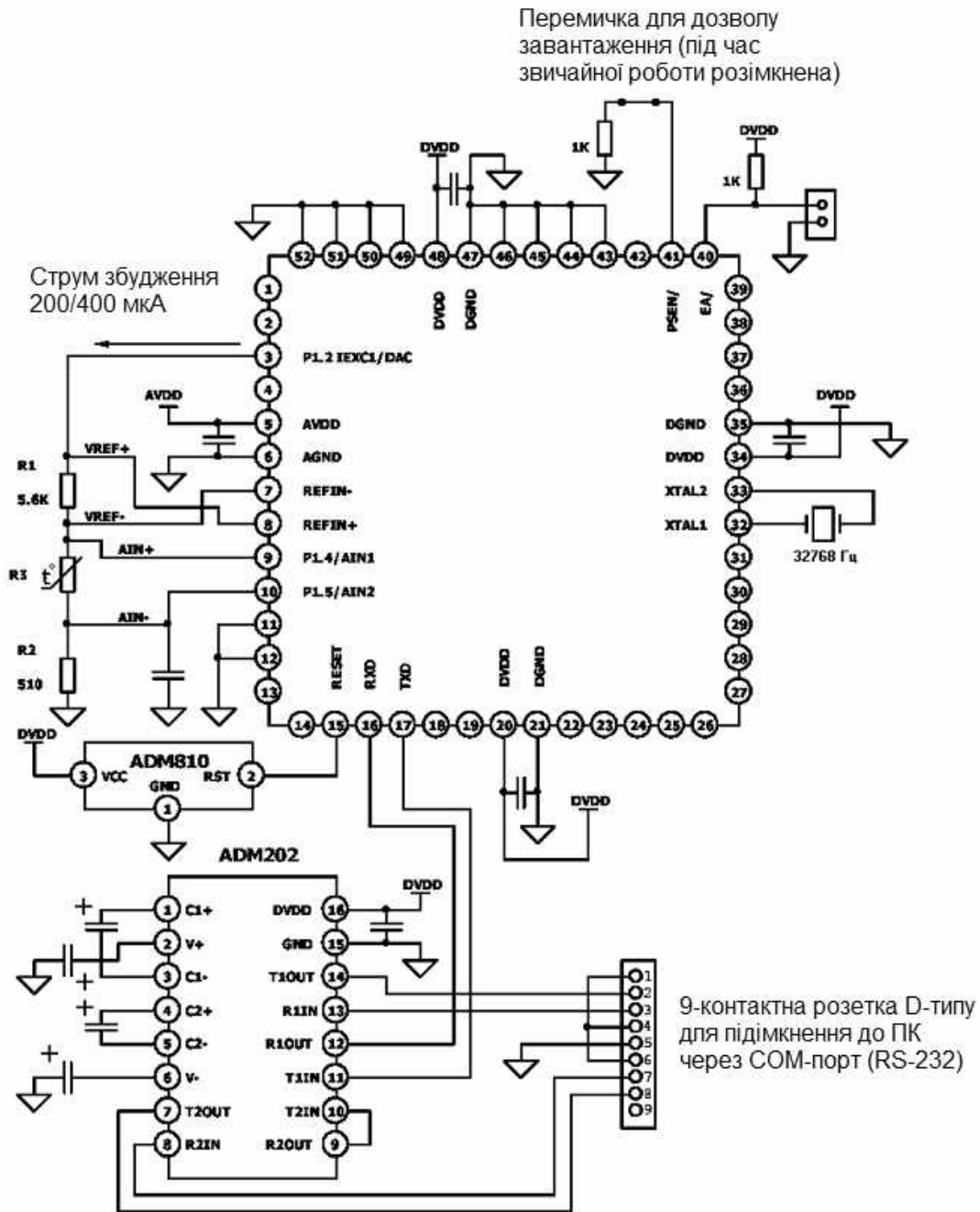


Рисунок 2.14 – Типова схема підключення аналогового датчика до мікроконвертора ADuC824

Особливість схеми, зображеної на рисунку 2.14 полягає в тому, що струм збудження підводиться до датчика по одній парі проводів, а вимірювана напруга знімається з датчика по іншій парі проводів, причому точки з'єднання однойменних проводів у парах знаходяться безпосередньо на контактах датчика. Завдяки цьому через вимірювальні проводи проходить струм, що має дуже малу величину, і відповідно спад напруги на них є незначним, що дозволяє без втрат точності вимірювання розташовувати датчик на значній відстані від вимірювача. Зовнішня диференціальна опорна напруга створюється струмом, що проходить через резистор R1. Цей самий струм проходить і через терморезистор R3, створюючи на ньому диференціальну напругу, пропорційну до його температури. Ця напруга подається на позитивний і негативний входи основного АЦП (AIN1 і AIN2) мікроконвертора. Резистор R2 включений до схеми для того, щоб абсолютна величина аналогової напруги на негативному вході АЦП (в даному випадку на вході AIN2) була не меншою за нижнє граничне значення, встановлене виробником (AGND + 100 мВ). Як уже зазначалося вище, змінення струму збудження не впливають на точність вимірювань, оскільки вимірювана напруга на терморезисторі й опорна напруга на резисторі R1 внаслідок зміни цього струму змінюються пропорційно. Водночас для зведення до мінімуму температурної залежності опорної напруги і пов'язаної з нею похибки АЦП резистор R1 повинен мати низьке значення температурного коефіцієнта опору (ТКО).

2.2 Мікроконвертор ADuC834

Подальшого розвитку сімейству приладів ADuC8xx надав мікроконвертор ADuC834, який є повністю інтегрованим приладом, що містить два АЦП з високою роздільною здатністю і мікроконтролер з FLASH-пам'яттю. Два незалежних АЦП (основний і додатковий) містять датчики температури та підсилювачі з програмованим коефіцієнтом підсилення (PGA), що дозволяє безпосередньо вимірювати сигнали низького рівня. Ці АЦП призначені для вимірювання низькочастотних сигналів, що мають широкий динамічний діапазон, наприклад, у тензометричних ваговимірювальних пристроях, перетворювачах тиску та температури.

Цей прилад працює з одним зовнішнім кварцовим резонатором на частоту 32 768 Гц, з якої вбудована система ФАПЧ виробляє внутрішню робочу частоту 12,58 МГц.

Мікроконвертор ADUC834, що випускається в 52-вивідному MQFP і 56-вивідному LFCSP корпусах, працює від однополярного джерела живлення

від 3 до 5 В, має індустріальний робочий температурний діапазон і підтримується середовищем розробки QuickStart.

Структурну схему мікроконвертора ADuC834 зображено на рисунку 2.15.

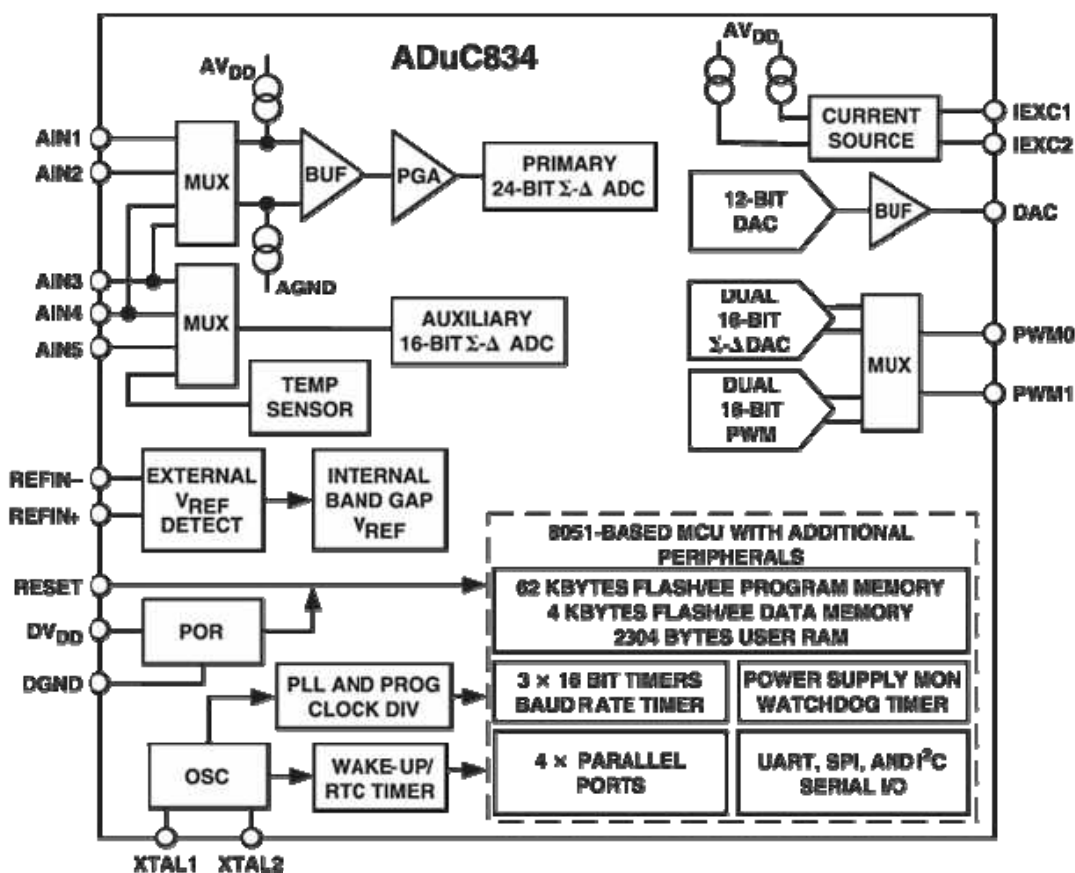


Рисунок 2.15 – Структурна схема мікроконвертора ADuC834

2.3 Мікроконвертор ADuC847

Ще одним, більш сучасним, представником сімейства приладів ADuC8xx є мікроконвертор ADuC847. Це є повністю інтегрований прилад, що містить 24-бітний багатоканальний сигма-дельта АЦП і мікроконтролер з FLASH-пам'яттю. Цей прилад розширює сімейство компанії Analog Devices, до якого входять прилади ADuC844, ADuC845 і ADuC846, та оптимізований для застосування в обладнанні керування виробництвом, інтелектуальних датчиках і контрольно-вимірювальній апаратурі, які вимагають збору даних від декількох каналів з високою точністю.

Мікроконвертор ADUC847 випускається в 52-вивідному PQFP і 56-вивідному CSP корпусах, працює від однополярного джерела живлення від 3 до 5 В і має індустріальний робочий температурний діапазон. Подібно до інших приладів сімейства цей прилад підтримується середовищами розробки QuickStart і QuickStart-Plus.

Структурну схему мікроконвертора ADuC847 зображено на рисунку 2.16.

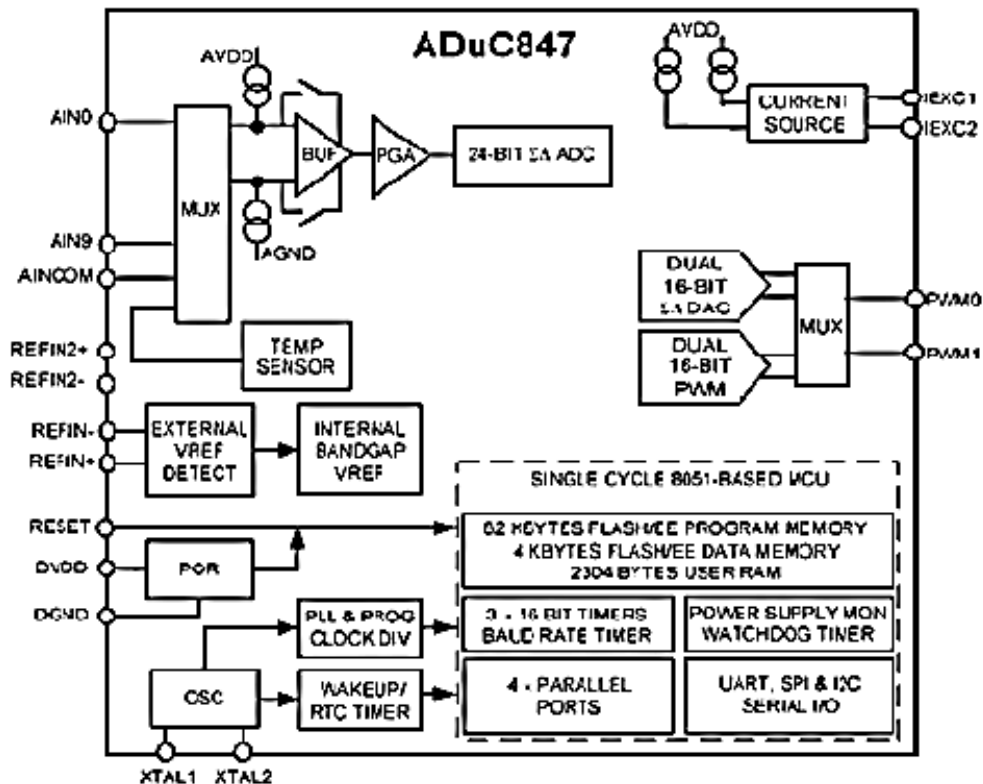


Рисунок 2.16 – Структурна схема мікроконвертора ADuC847

До особливостей, які відрізняють мікроконвертор ADuC847 від інших мікроконверторів, відносяться:

- прецизійний 24-бітний сигма-дельта АЦП;
- наявність десяти несиметричних або п'яти диференціальних каналів;
- наявність 24-бітного АЦП, що виконує функції самокалібрування і вхідного буфера з програмованим коефіцієнтом підсилення;
- можливість роботи від двох незалежних диференціальних ДОН;
- захищеність від пошкодження струмом;
- наявність прецизійного температурного датчика;
- наявність двох гнучких ШІМ-виходів;
- наявність одноциклового 8052-сумісного мікропроцесорного ядра з максимальною продуктивністю в 12,58 MIPS;
- наявність 62 КБ FLASH-пам'яті програм;
- наявність 4 КБ незалежної FLASH-пам'яті даних, доступної для зчитування й запису даних.

Ці особливості дозволяють застосовувати мікроконвертор ADuC847 у високоточних вимірювальних засобах і системах, зокрема, в тих, які мають автономне живлення й експлуатуються в складних умовах.

2.4 Сімейство мікроконверторів ADuC70xx

Сімейство приладів ADuC70xx має принципову відмінність від розглянутого вище сімейства приладів ADuC8xx. Мікроконвертори сімейства ADuC70xx мають більш продуктивне мікроконтролерне ядро, натомість вони мають значно меншу кількість розрядів АЦП. Ці мікроконвертори містять високоякісну підсистему аналого-цифрового перетворення з кількістю каналів аналогового комутатора від 5 до 16, з розрядністю 12 і більше бітів і з часом перетворення, що становить 1 мкс. Для всіх моделей цього сімейства основою є обчислювальне 32-розрядне RISC-ядро ARM7TDMI, а розрізняються вони лише за набором периферійних пристроїв. Хоча мікроконвертори цього сімейства позиціонуються фірмою-виробником як платформа для побудови систем збору аналогових даних (Data Acquisition Systems), але за сукупністю характеристик вони є типовим прикладом виробів, що містять в одному корпусі всі необхідні компоненти для побудови досить складних цифрових систем керування. Одним із представників цього сімейства є мікроконвертор ADuC7060, який відрізняється наявністю двох високоточних АЦП розрядністю 24 біти. Іншою відмінною рисою є дуже низький рівень споживаного струму – менше ніж 3 мА за тактової частоти 1 МГц (під час перебування обох АЦП в активному режимі), що дозволяє використовувати його в пристроях промислової автоматизації з інтерфейсом «струмова петля 4 – 20 мА». Структурну схему мікроконвертора ADuC7060 зображено на рисунку 2.17.

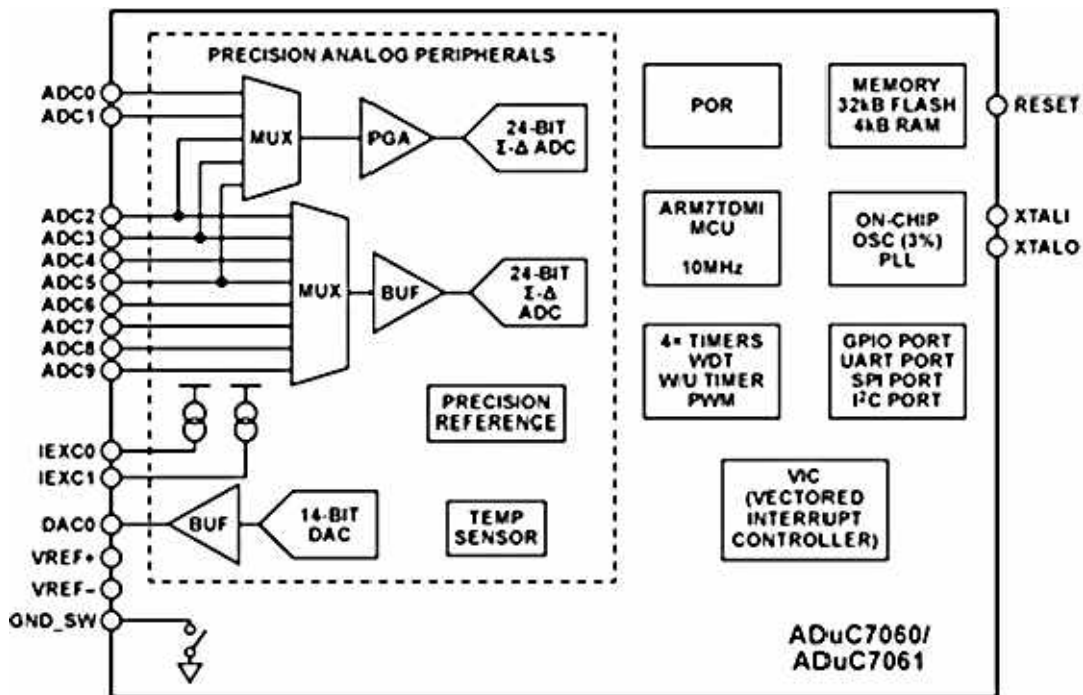


Рисунок 2.17 – Структурна схема мікроконвертора ADuC7060

Основним призначенням мікроконвертора ADuC7060 є використання його як ядра інтелектуальних датчиків з інтерфейсом 4 – 20 мА. Саме тому мікроконвертор містить два програмованих джерела струму, які призначені для живлення мостових первинних перетворювачів (сенсорів), а також спеціальний ключ, який дозволяє відключати первинний перетворювач від загальної шини для зниження енергоспоживання. Додаткові функціональні можливості забезпечує наявність 14-розрядного ЦАП і прецизійного ДОН. Крім того, мікроконвертор може використовуватись у вимірювальних пристроях з автономним живленням, в автомобільній електроніці та в медичній апаратурі.

Далі наведено основні характеристики мікроконвертора ADuC7060 .

Мікроконтролер:

- ядро ARM7TDMI, 32/16 бітів, тактова частота – до 10 МГц;
- 32 Кбайт (16Kx16) FLASH ЗУ, 4 Кбайт (1Kx32) СОЗУ.

Периферія:

- SPI, UART, I2C;
- контролер векторного переривання (8 рівнів);
- 4 таймери (порівняння / захоплення);
- таймер виходу із сплячого режиму;
- сторожовий таймер;
- 6 каналів ШІМ з роздільною здатністю 16 бітів;
- до 14-ти зовнішніх виводів загального призначення.

Аналогова частина:

- основний АЦП розрядністю 24 біти, до 5-ти диференціальних входів, підсилювач з коефіцієнтом передавання від 1 до 512, середньоквадратичне значення шумової напруги – 30 нВ;
- додатковий АЦП розрядністю 24 біти, до 8-ми буферизованих входів;
- ЦАП розрядністю 14 бітів;
- ДОН з температурним дрейфом ± 10 ppm / °C;
- датчик температури.

Порівняно з аналогічними продуктами інших виробників на базі 16/32-розрядних процесорів мікросхема має кращі параметри АЦП, а порівняно з аналогами на базі 8-розрядних процесорів – більш продуктивне процесорне ядро.

3 ЗАСТОСУВАННЯ МІКРОКОНВЕРТОРІВ У СУЧАСНИХ ЗАСОБАХ ВИМІРЮВАЛЬНОЇ ТЕХНІКИ

3.1 Ваги платформні тензометричні ВЕПТ–хТ

Ваги ВЕПТ–хТ призначені для вимірювання маси продукту, встановленого на їх платформу, і фіксації результатів вимірювання маси в

цифровому вигляді на індикаторах вагового терміналу і дублюючого табло, а також для подавання на автоматизовану систему керування технологічним процесом (АСУТП) струмового сигналу, пропорційного до маси продукту на платформі. Ваги є вибухозахищеним виробом (вид вибухозахисту – «Іскробезпечне електричне коло»), що дозволяє використовувати їх для проведення тензометричних вимірювань на відкритому просторі і в приміщеннях з вибухонебезпечними сумішами.

Ваги ВЕПТ–хТ складаються з таких блоків, як:

- вантажоприймальна (ваговимірювальна) платформа;
- три тензорезисторних датчики (ТД);
- блок нормуючого перетворювача (БНП);
- дублюючі табло (ДТ);
- комплект з'єднувальних кабелів;
- блок іскрозахисту (БІЗ);
- ваговий термінал (ВТ).

Зв'язок БІЗ із блоками БНП і ДТ здійснюється через інтерфейс RS 485. Структурну схему ваг зображено на рисунку 3.1.

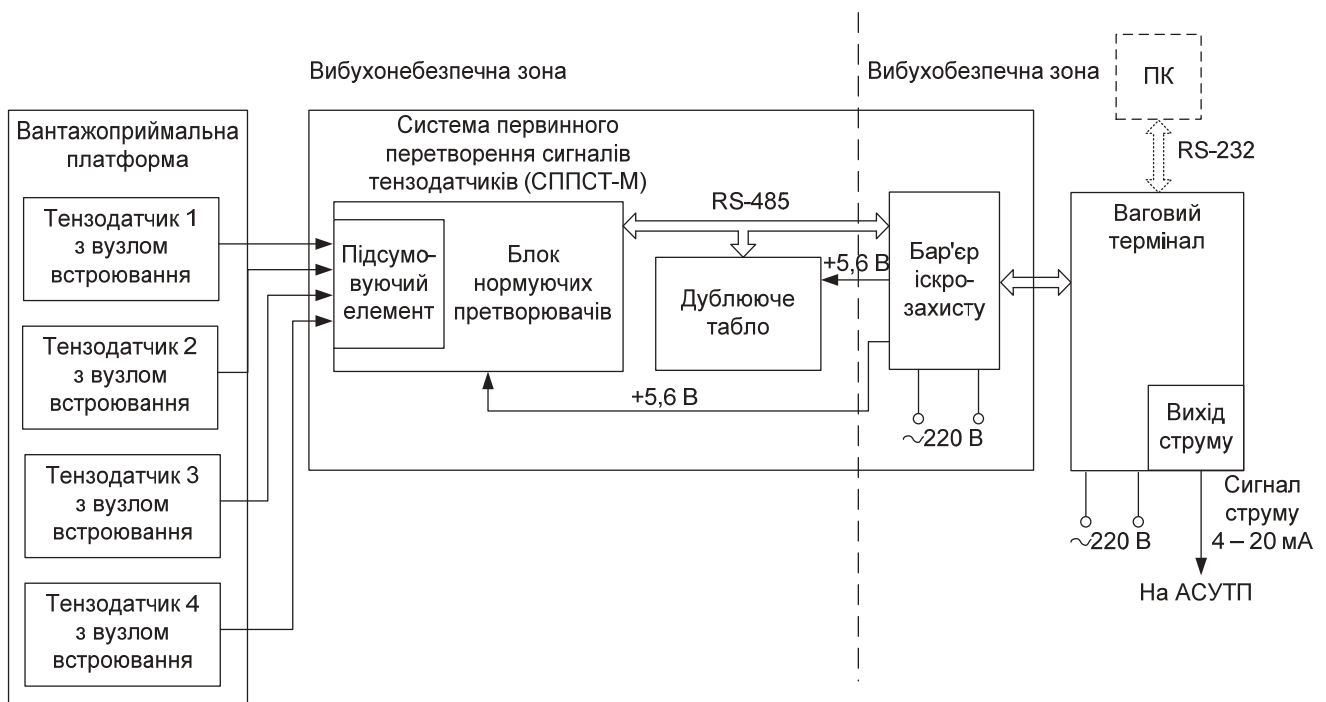


Рисунок 3.1 – Структурна схема ваг ВЕПТ–хТ

Ваги складаються з вантажоприймальної платформи, яка встановлюється на рамі за допомогою трьох ТД з вузлами встроювання. ТД підключаються до БНП, який здійснює живлення ТД і перетворення їх вихідних сигналів, пропорційних до маси продукту на платформі, на послідовний цифровий код. Для індикації результату зважування отриманий код передається через інтерфейс RS–485 та через БІЗ у ВТ і

після оброблення повертається через той самий інтерфейс RS-485 та через БІЗ на ДТ. Конструктивно БІЗ розташовуються в шафі ВТ. БНП, БІЗ і ДТ утворюють систему первинного перетворення сигналів тензодатчиків (СППСТ-М).

БНП встановлюється поблизу ТД під вантажоприймальною платформою і з'єднується з ними через вбудований сумуючий елемент (безпосередньо) екранованим чотирьохжильним кабелем. ВТ, що має п'ятирозрядний графічний рідкокристалічний індикатор (РКІ) і кнопку клавіатуру, за допомогою якої виконуються налаштування і керування роботою ваг, встановлюється в безпечній зоні. ДТ знаходиться у вибухонебезпечній зоні в місці, зручному для контролю роботи ваг. ДТ має п'ятирозрядний графічний РКІ і кнопку клавіатуру для керування роботою ваг. БНП і ДТ з'єднуються з БІЗ за допомогою двожильного кабелю живлення й інтерфейсного (RS-485) чотирижильного екранованого кабелю. БІЗ з'єднується з ВТ за допомогою інтерфейсного екранованого кабелю. Живлення БІЗ і ВТ здійснюється від промислової мережі 220 В, 50 Гц. Вибухозахист комплексу електрообладнання ваг (системи СППСТ-М) досягається за використання іскрозахисту виду "Іскробезпечне електричне коло". БНП з тензодатчиками і ДТ підключаються до ВТ через БІЗ.

Код результату зважування перетворюється в ВТ на струм у діапазоні 4 ... 20 мА для видачі його на АСУТП. Маса продукту, що зважується, відображається на екранах РКІ ВТ і ДТ з дискретністю 0,5 кг.

Ваги можуть використовуватись як автономно, так і разом з АСУТП або персональним комп'ютером, що здійснює оброблення, накопичення, зберігання, відображення й документування інформації у вигляді протоколу зважування.

БНП побудовано на основі мікроконвертора ADuC834. БНП здійснює вимірювання сигналу мостових тензометричних датчиків, з'єднаних паралельно, перетворення його на двійковий код і передавання інформації в мережу через інтерфейс RS-485, а також виконує функцію самокалібрування за допомогою зразкового напівмоста.

Герметизація корпусу БНП і роз'ємних з'єднань забезпечує ступінь захисту IP65.

У корпусі встановлено роз'ємні з'єднувачі:

- для підключення кабелю живлення К1 – «Живлення БНП»;
- для підключення кабелю К3 – «RS-485».

Кабелі тензометричних датчиків заведені в корпус БНП через гермовводи.

Електричну принципову схему БНП ваг ВЕПТ-хТ зображено на рисунку 3.2.

Основні технічні характеристики ваг ВЕПТ-хТ наведено в таблиці 3.1.

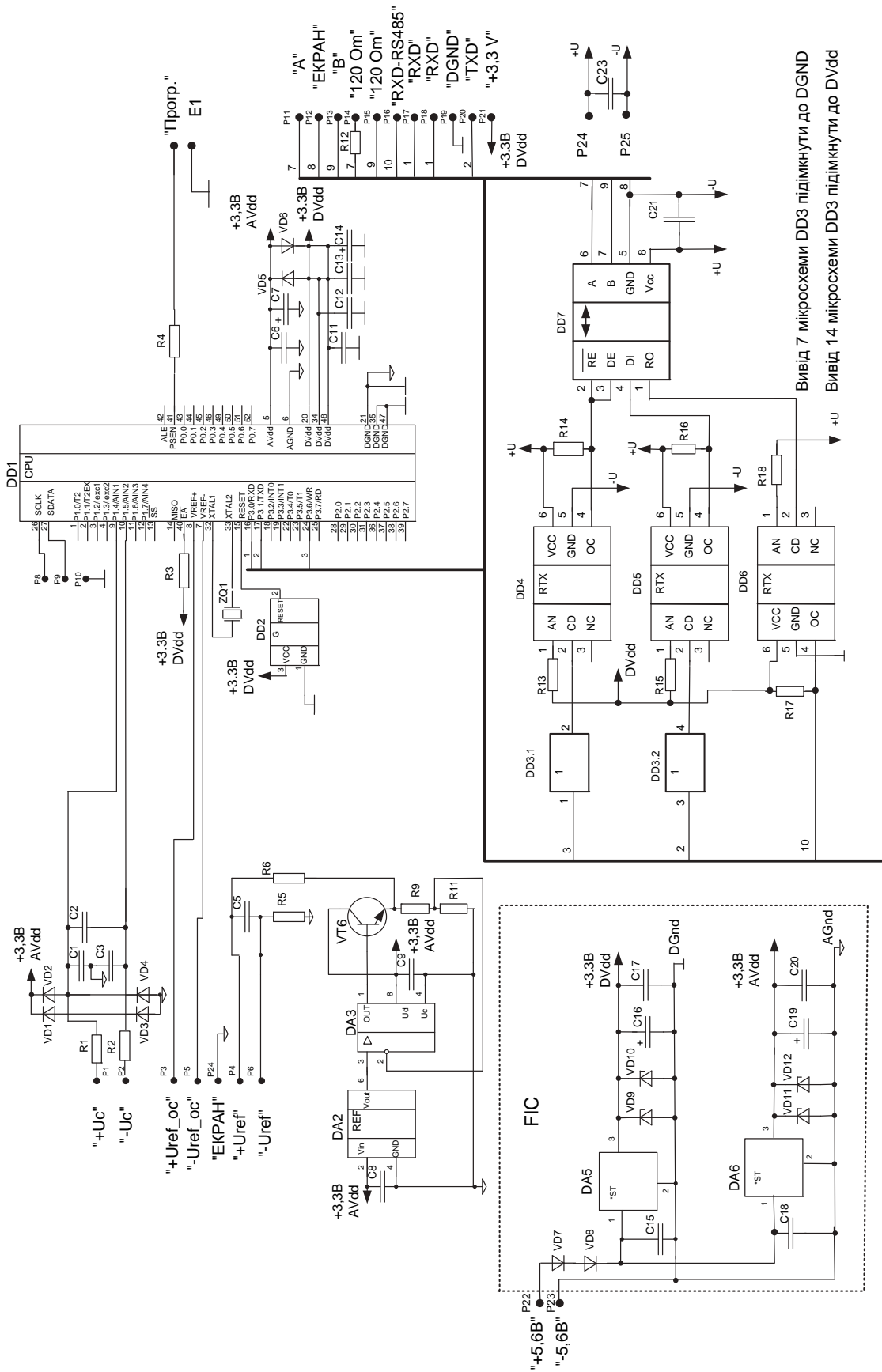


Рисунок 3.2 – Електрична принципова схема БНП ваг ВЕПТ-ХТ

Таблиця 3.1 – Технічні характеристики ваг ВЕПТ–хТ

№ п/п	Технічні характеристики	Значення	
		Варіант ВЕПТ-1Т	Варіант ВЕПТ-2Т
1	Найбільша межа зважування з урахуванням тари (Max), кг	1000	2000
2	Найменша межа зважування з урахуванням тари (Min), кг	10	20
3	Ціна повірочної поділки (e) та ціна поділки дійсна (d), кг	0,5	1,0
4	Клас точності за ДСТУ EN45501:2007	Середній (III)	
5	Межа допустимої абсолютної похибки під час проведення первинної повірки, кг	±0,5	±1,0
6	Межа допустимої абсолютної похибки під час експлуатації, кг	±1,0	±2,0
7	Робочий діапазон температур, °С	-10...+60	-10...+60

3.2 Пристрій ВАТ-0,4Р для балансування лопатей несучого й рульового гвинтів вертольотів

Пристрій ВАТ-0,4Р для балансування лопатей несучого й рульового гвинтів вертольотів призначений для зважування, поздовжнього й поперечного балансування лопатей і визначення ваги окремих секцій лопатей гвинтів вертольотів. Оскільки він працює в двох основних режимах: зважування й балансування лопатей гвинтів вертольотів і визначення ваги окремих секцій лопаті, то реалізується як пристрій для зважування, поздовжнього й поперечного балансування лопатей гвинтів і як пристрій для визначення ваги секцій лопатей гвинтів вертольотів.

Основою кожного з цих пристроїв є ваговимірювальна частина, що складається з чотирьох вимірювальних блоків (ВБ), кожен з яких містить у своєму складі тензометричний датчик сили, нормуючий перетворювач (НП) з приймально-передавальним пристроєм, блок живлення (БЖ) і ВТ з приймально-передавальним пристроєм. Структурну схему ваговимірювальної частини цього пристрою наведено на рисунку 3.3.

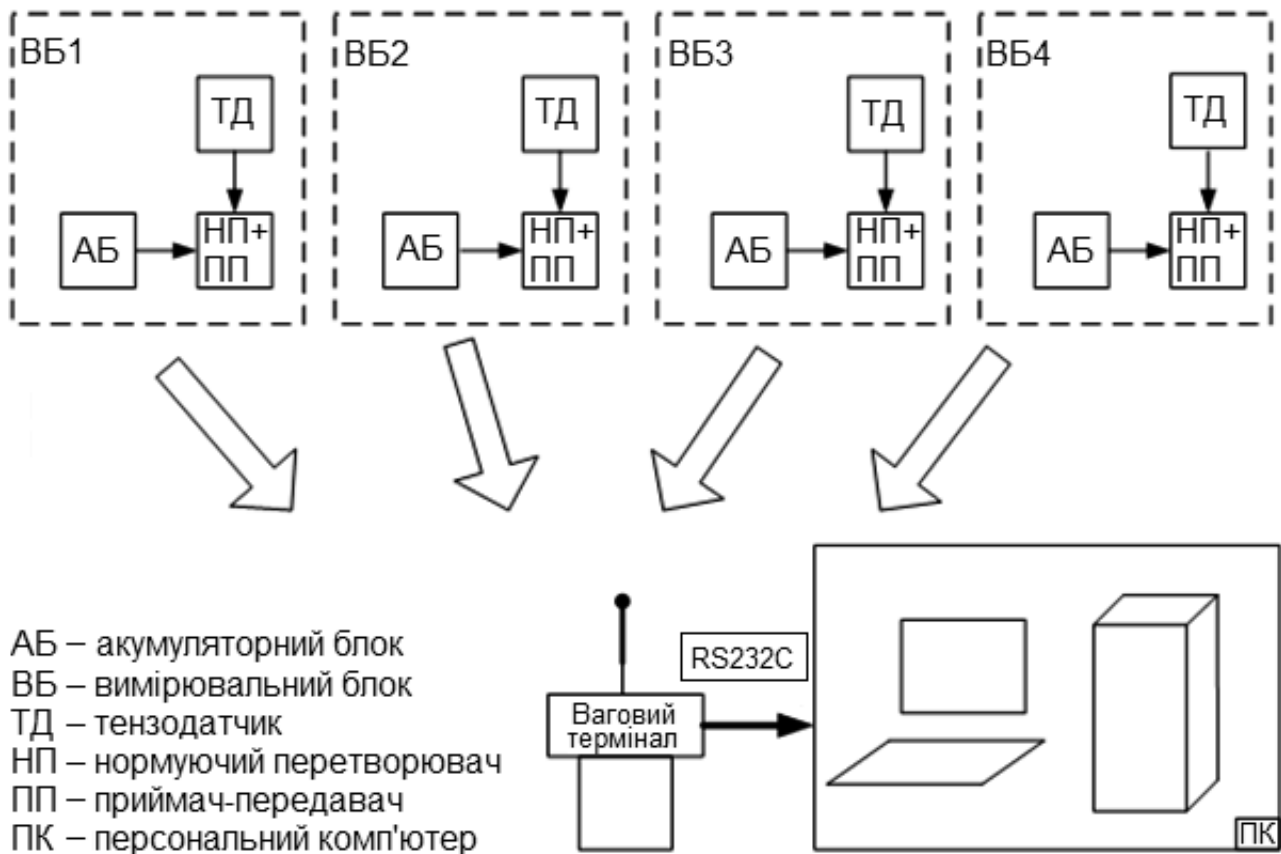


Рисунок 3.3 – Структурна схема ваговимірювальної частини пристрою

Принцип дії ваговимірювальної частини пристрою оснований на вимірюванні деформації пружного елемента кожного тензометричного датчика сили під дією ваги вантажу, що зважується, з подальшим обробленням сигналів НП і передаванням результатів вимірювань за допомогою приймально-передавальних пристроїв (радіомодемів) у ваговий термінал. Кожен НП реалізується на мікроконверторі ADuC834. Плати НП і радіомодемів розміщуються у ВБ. На лицьовій панелі кожного ВБ розміщується індикатор радіообміну блоку з ВТ. Електричну принципову схему плати НП зображено на рисунку 3.4.

Основні технічні характеристики пристрою ВАТ-0,4Р наведено в таблиці 3.2.

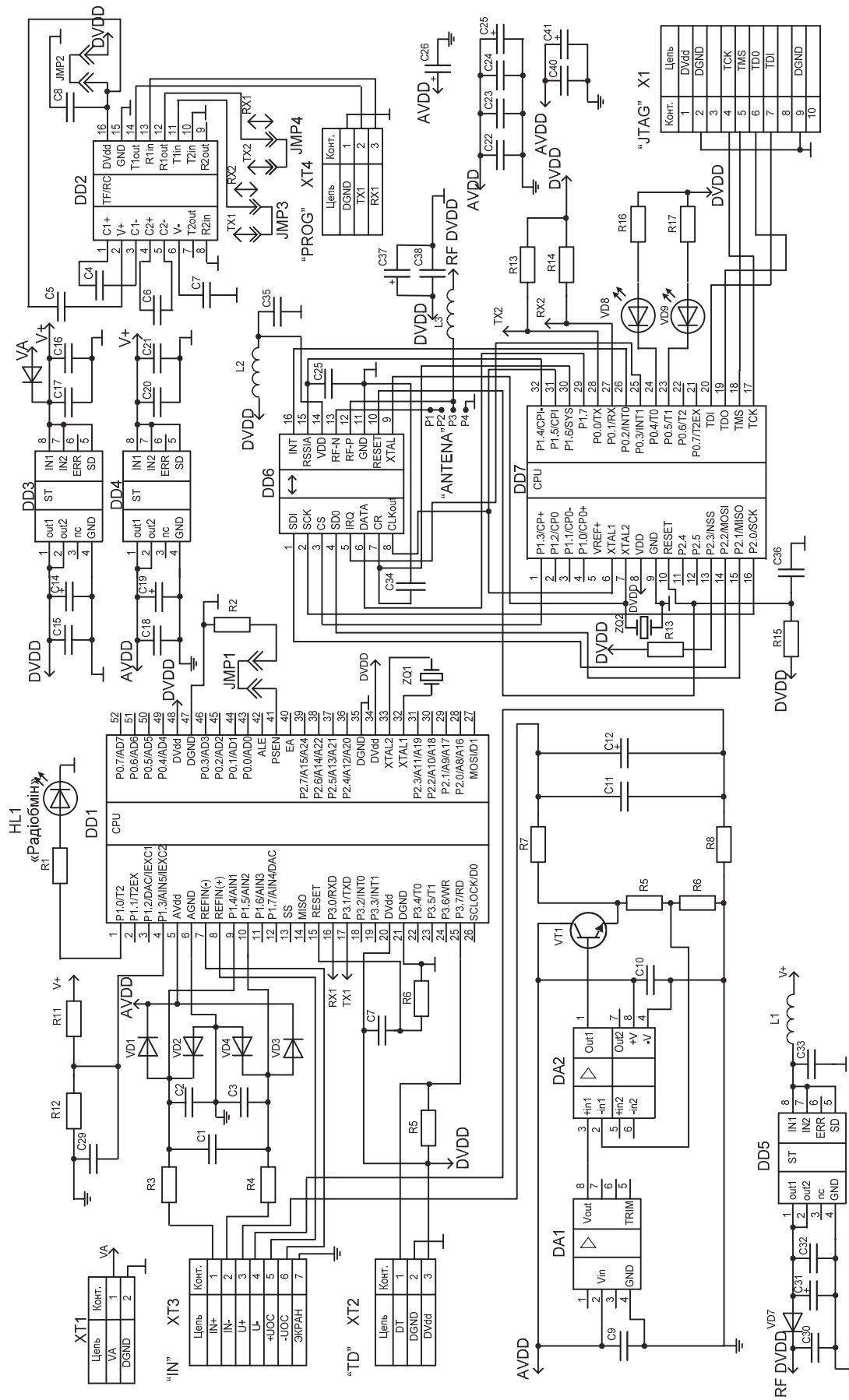


Рисунок 3.4 – Електрична принципова схема плати НР ВАТ-0,4Р

Таблиця 3.2 – Технічні характеристики пристрою ВАТ–0,4Р

№ п/п	Технічні характеристики	Канали				
		1-й	2-й	3-й	4-й	Загальні
1	Верхня межа зважування (Max), кг	100	100	100	100	400
2	Нижня межа зважування (Min), кг	0,5	0,5	0,5	0,5	2,5
3	Ціна повірочної поділки (e)	0,01	0,01	0,01	0,01	0,05
4	Ціна поділки дійсна (d), кг	0,01	0,01	0,01	0,01	0,05
5	Найбільше допустиме навантаження (Lim), не більше, кг	125	125	125	125	500
6	Кількість повірочних поділок	10000	10000	10000	10000	8000
7	Поріг чутливості, кг	0,014	0,014	0,014	0,014	0,07
8	Межа допустимої абсолютної похибки під час проведення калібрування, кг: – від Min до 5000 e – від 5000 e до Max	0,005 0,01	0,005 0,01	0,005 0,01	0,005 0,01	0,025 0,05
8	Межа допустимої абсолютної похибки під час експлуатації, кг: – від Min до 5000 e – від 5000 e до Max	0,01 0,02	0,01 0,02	0,01 0,02	0,01 0,02	0,05 0,1
9	Клас точності	Високий – II				
10	Фіксація поточних показань	У всьому діапазоні зважування				
11	Вибірка маси тари	У всьому діапазоні зважування				
12	Діапазон робочих температур: – тензодатчиків та НП, °C – ВТ, °C	–20 ... +65 –20 ... +45				
13	Час установлення, не більше, с : – робочого режиму – показань	30 15				

3.3 Контроль роботи автомобільного акумулятора з використанням мікроконверторів сімейства ADuC703x

Сімейство мікроконверторів ADuC703x вважається новим представником мікроконверторів на базі ядра ARM7TDMI, які призначені спеціально для автомобільних систем контролю акумулятора.

У наші дні автомобіль стає все більш насиченим електронікою. Водночас близько 60% випадків збоїв і виходу з ладу автомобільної електроніки пов'язано з несправностями або розрядженням акумуляторів. Тому існує нагальна потреба в наявності системи постійного моніторингу ємності й зарядження акумулятора та «інтелектуальної» системи керування живленням в автомобільній електросистемі.

Мікроконвертори сімейства ADuC703x здійснюють прецизійне вимірювання напруги акумулятора, струму й температури. Ці вихідні параметри можуть застосовуватись для визначення внутрішнього опору джерела живлення й обчислення якісних показників зарядження (SOC, state-of-charge) і стану (SOH, state-of-health) акумулятора. Якісні показники зарядження (SOC і SOH) використовуються для оптимізації профілів зарядження й розрядження. При цьому підвищується ефективність використання акумуляторів і їх надійність, а також збільшується термін їх служби. Особливо підвищується надійність виконання критичних функцій акумулятора, таких як запуск стартера.

Мікроконвертори сімейства ADuC703x здатні в певній сфері застосування витіснити дорожчі й менш точні схеми, створені на базі дискретних елементів. Мікроконвертор ADuC703x спрощує конструкцію пристрою й ефективно замінює процесор, приймач LIN, стабілізатор з малим спадом напруги (LDO) й АЦП. У результаті з'являється можливість розміщення схеми контролю безпосередньо на акумуляторі, що спрощує конструкцію системи моніторингу та економить простір.

Процесори сімейства ADuC703x забезпечують точне й безперервне вимірювання стану батареї, в тому числі за вимкненого двигуна. При цьому енергоспоживання складає 300 мкА в режимі зниженого енергоспоживання і менше 10 мА – у звичайному режимі під час роботи ядра на частоті 10 МГц.

Напругу батареї контролюють 16-розрядні АЦП мікроконвертора сімейства ADuC703x (рисунок 3.5) (при цьому підключення здійснюється безпосередньо, без зовнішнього дільника) в діапазоні 3,5 ... 8 В, при цьому струм вимірюють у межах 1 мА ... 1500 А. Параметри SOC і SOH обчислюються за допомогою спеціальних алгоритмів і зберігаються у Flash-пам'яті на кристалі. Ця інформація може передаватися через інтерфейс LIN на електронний блок керування (ECU) для оптимізації роботи електрообладнання.

До сімейства ADuC703x входять мікроконвертори з двома АЦП (ADuC7030 і ADuC7033) та мікроконвертор з трьома АЦП (ADuC7032), який забезпечує одночасне вимірювання напруги, струму й температури. Частота оновлення даних на виході всіх АЦП програмується в межах від одиниць герц до 8 кГц. Мікроконвертор має прецизійне ДОН з температурним дрейфом до 5 ppm/°C. АЦП, призначений для вимірювання струму, має диференційний буферизований вхід і може незалежно контролювати струм батареї в режимі зниженого енергоспоживання. За низької частоти оновлення даних і за великих значень коефіцієнта посилення PGA АЦП забезпечує рівень шуму, приведенного до входу, рівний приблизно 60 нВ. Взагалі ж підсилювач з програмованим посиленням PGA забезпечує значення коефіцієнта підсилення від 1 до 512. Вбудований буфер FIFO в процесорі ADuC7032 може зберігати ряд відліків напруги і струму в той час, коли процесорне ядро зайняте.

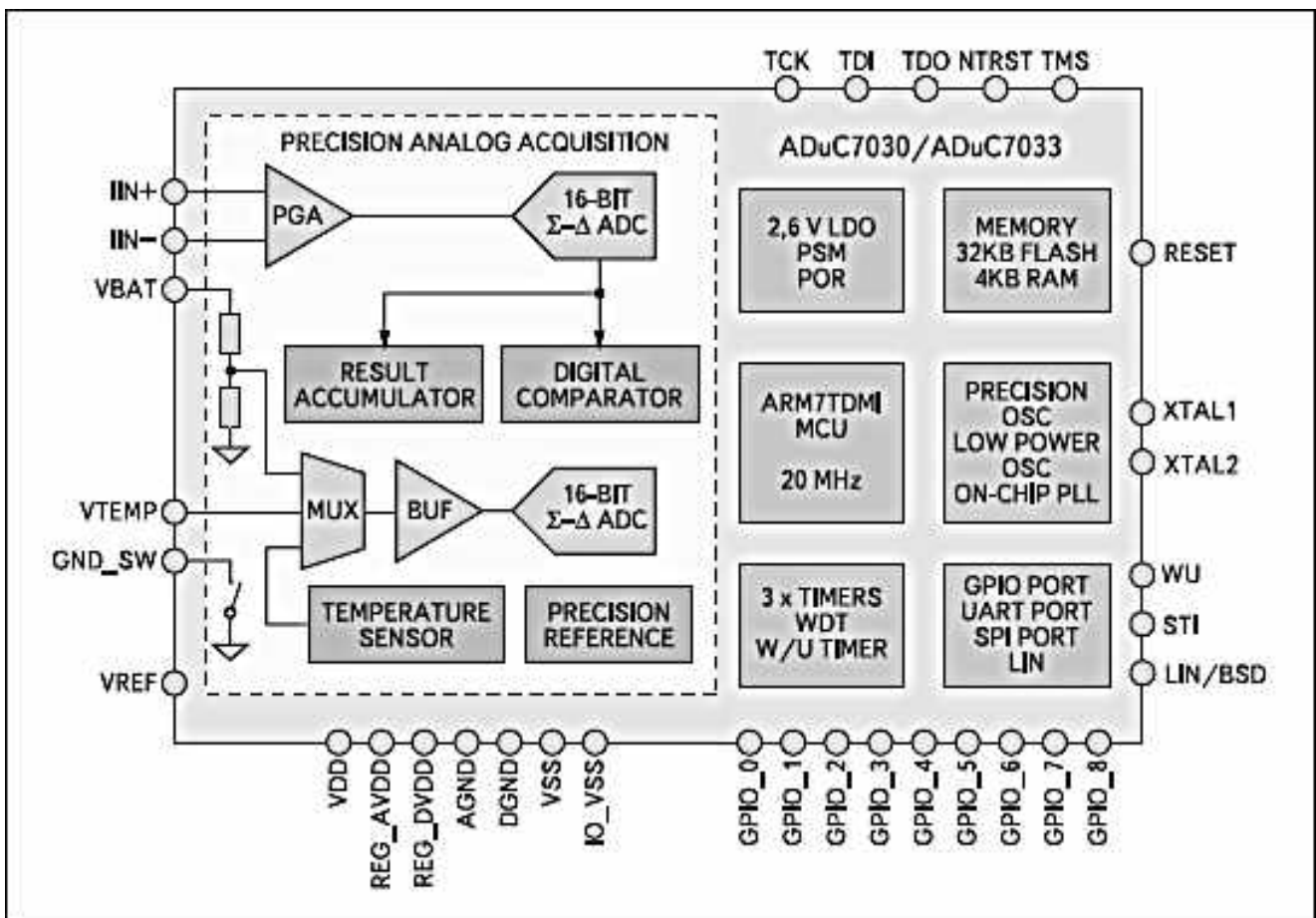


Рисунок 3.5 – Блок-схема мікроконверторів сімейства ADuC703x

Ядро ARM7TDMI може працювати на частоті до 20 МГц, значення частоти ядра встановлюється програмно. Всі внутрішні частоти отримують за допомогою систем ФАПЧ, вихідна ж частота генерується за допомогою зовнішнього кварцу з частотою 32 768 Гц.

Мікроконвертори ADuC703x можуть програмуватися внутрісхемно за допомогою інтерфейсів JTAG або LIN.

Як уже говорилося, однокристальний мікроконвертор ADuC703x здатний працювати з живленням безпосередньо від 12-вольтової бортової мережі автомобіля. Специфікації на ці мікроконвертори наведено для напруги живлення в діапазоні 3,5 ... 18 В, але напруга живлення може становити до 33 В.

Робоча температура даних пристроїв становить від –40 до +125 °С.

БІБЛІОГРАФІЧНИЙ СПИСОК

1 Редькин, П. П. Микроконверторы фирмы Analog Devices в микропроцессорных приборных комплексах : учеб. пособие / П. П. Редькин, А. Б. Виноградов. – Ульяновск : УлГТУ, 2005. – 316 с.

2 Holden, J. Microconverter ADuC834 [Електронний ресурс] / J. Holden, N. Nagata. – Режим доступу: <https://www.analog.com/ru/products/aduc834.html>

3 Drapper, R. Microconverter ADuC847 [Електронний ресурс] / R. Drapper, A. Kamal. – Режим доступу: <https://www.analog.com/ru/products/aduc847.html>

4 Burton, A. Microconverter ADuC7060 [Електронний ресурс] / A. Burton, C. Mao. – Режим доступу: <https://www.analog.com/ru/products/aduc7060.html>

5 Климов, С. В. Ваговимірювальне обладнання [Електронний ресурс] / С. В. Климов. – Режим доступу: <https://inburo.com.ua/uk/product-category/vagovimirjuvalne-obladnannja/>

6 Власенко, А. Новые микроконверторы фирмы Analog Devices: контроль автомобильного аккумулятора / А. Власенко // Компоненты и технологии. – 2006. – №11. – С. 19 – 20.

ЗМІСТ

Вступ.....	3
1 Основні відомості про мікроконвертори	4
2 Мікроконвертори компанії ANALOG DEVICES	5
2.1 Мікроконвертор ADuC824.....	5
2.2 Мікроконвертор ADuC834.....	52
2.3 Мікроконвертор ADuC847.....	53
2.4 Сімейство мікроконверторів ADuC70xx.....	55
3 Застосування мікроконверторів у сучасних засобах вимірювальної техніки.....	56
3.1 Ваги платформні тензOMETричні ВЕПТ–хТ.....	56
3.2 Пристрій ВАТ-0,4Р для балансування лопатей несучого й рульового гвинтів вертольотів.....	60
3.3 Контроль роботи автомобільного акумулятора з використанням мікроконверторів сімейства ADuC703x.....	64
Бібліографічний список.....	66

Навчальне видання

**Черепашук Григорій Олександрович
Потильчак Олексій Петрович**

**ЗАСТОСУВАННЯ МІКРОКОНВЕРТОРІВ У ЗАСОБАХ
ВИМІРЮВАЛЬНОЇ ТЕХНИКИ**

Редактор В. І. Пуцик

Зв. план, 2021

Підписано до друку 21.01.2022

Формат 60×84 1/16. Папір офс. Офс. друк

Ум. друк. арк. 3,8. Обл.-вид. арк. 4,25. Наклад 50 пр.

Замовлення 334. Ціна вільна

Видавець і виготовлювач

Національний аерокосмічний університет ім. М. Є. Жуковського

«Харківський авіаційний інститут»

61070, Харків-70, вул. Чкалова, 17

<http://www.khai.edu>

Видавничий центр «ХАІ»

61070, Харків-70, вул. Чкалова, 17

izdat@khai.edu

Свідоцтво про внесення суб'єкта видавничої справи
до Державного реєстру видавців, виготовлювачів і розповсюджувачів
видавничої продукції сер. ДК № 391 від 30.03.2001